

用 GAT 器件实现高电压与高频率、高电流 增益兼容的定量分析

庄宝煌 黄美纯 朱梓忠 张志鹏 李开航 吴丽清

(厦门大学物理学系 厦门 361005)

摘要 通过作者最近建立的关于 GAT 器件集电结耗尽层电位分布和电场分布的二维解析模型,定量研究了 GAT 的基区穿通电压 V_{PI} 以及 GAT 的雪崩击穿特性并且解释了该器件实现高击穿电压与高电流增益兼容的实验结果

关键词 功率器件, GAT, 基区穿通电压, 频率, 雪崩击穿电压, 电流增益, 兼容性

中国图书分类号 TN 323.4, TN 323.8

有关 GAT 器件,已有一些报道^[1~3],必须指出, GAT 具有很强的抗核辐照性能,文献[4]所研究的所谓新型抗核辐照高压功率晶体管 SEB ISIT 实际上就是 GAT. 本文所研究的即是这种“抗核辐照功率晶体管”的特殊 GAT 器件. 本文将在文献[5]的基础上定量叙述该器件实现高频率与高电压兼容的理论以及定量解释该器件高雪崩击穿电压与高电流增益兼容的实验结果

1 GAT 栅屏蔽效应二维解析模型

参见文献[5]

2 GAT 的基区穿通电压 V_{PI} 及其频率与电压兼容特性定量分析

2.1 GAT 淡基区侧空间电荷区宽度 x_{BC} 和 BJT 基区侧空间电荷区宽度 x_{BC0}

如文献[5]图2所示,当 GAT 集电结反偏电压 $V_{cb} = V_p$ 时, OO_1 为 GAT 集电结淡基区侧的空间电荷区宽度 x_{BC} , 电荷密度可以表达为 $\rho(0, y) = -q \cdot (b + a \cdot y)$. 当 $a = 0, b = N \cdot \bar{b}$ 时就是均匀掺杂分布的情形;而对于线性掺杂分布的情形有, $b = 0, a < 0$ (由坐标取向确定了 $a < 0$). 点“O”的电场为 $E(0, 0)$ (按照坐标取向有 $E(0, 0) < 0$), 点“ O_1 ”的电场等于零(空间电荷区边界条件). 按照常规 BJT 器件的一维近似理论^[6], OO_1 上的电场 $E(0, y) (-x_{BC} < y < 0)$ 满足式(1)和(2).

$$\frac{dE(0, y)}{dy} = \frac{\rho(0, y)}{\epsilon_s} = -\frac{q \cdot (b + a \cdot y)}{\epsilon_s} \quad (0 < y < -x_{BC}) \quad (1)$$

$$\text{又有边界条件, } E(0, -x_{BC}) = 0 \quad (2)$$

由式(1)和(2)并取正根解得

$$x_{BC} = \frac{b}{a} + \sqrt{\left(\frac{b}{a}\right)^2 + E(0,0) \cdot \frac{2 \cdot \epsilon}{q \cdot a}} \quad (a < 0, b = 0) \quad (3)$$

兹由文献[5]有

$$E(0,0) = -\mu_s \cdot E_{oc} \quad (4)$$

由式(3)和(4)有

$$x_{BC} = \frac{b}{a} + \sqrt{\left(\frac{b}{a}\right)^2 - \mu_s \cdot E_{oc} \cdot \frac{2 \cdot \epsilon}{q \cdot a}} \quad (a < 0, b = 0) \quad (5)$$

这里 μ_s 是 GAT 的栅屏蔽效应因子^[5]

$$\mu_s = \frac{W_c}{W_H} \left[1 + \frac{\alpha_k \cdot 2k\pi}{\text{ch}(2k\pi D/W_H)} \right] \quad (6)$$

特别地,当 $L = 0$ 时, GAT 自然地退化为常规BJT(常规BJT是GAT的一种特殊情况即 $L = 0$)。令 x_{BC0} 为在相同的反偏电压 V_{cb} 下 GAT 所对应的BJT之集电结基区侧空间电荷区宽度此时由式(5)和(6)有

$$x_{BC0} = \frac{b}{a} + \sqrt{\left(\frac{b}{a}\right)^2 - E_{oc} \cdot \frac{2 \cdot \epsilon}{q \cdot a}} \quad (a < 0, b = 0) \quad (7)$$

2.2 GAT, BJT 基区穿通电压 V_{PI}, V_{PI0} 与基区宽度 W_B, W_{B0} 的关系

GAT 正常工作时,发射结正偏,集电结反偏,从而有

$$x_{BC} \gg x_{BE} \quad (8)$$

这里, x_{BE} 为发射结基区侧空间电荷区宽度 假设GAT设计上使基区穿通在雪崩击穿之前发生, W_B, W_{B0} 分别为 GAT 和BJT的基区宽度 即有

$$W_B = x_{BE} + x_{BC} \Big|_{V_{cb}=V_{PI}} \quad (9)$$

由式(8)、(9)有

$$W_B = x_{BC} \Big|_{V_{cb}=V_{PI}} \quad (10)$$

由式(5)、(10)有

$$W_B = \left\{ \frac{b}{a} + \sqrt{\left(\frac{b}{a}\right)^2 - \mu_s \cdot E_{oc} \cdot \frac{2 \cdot \epsilon}{q \cdot a}} \right\} \Big|_{V_{cb}=V_{PI}} \quad (a < 0, b = 0) \quad (11)$$

特别地,当 $L = 0$ 时, GAT 退化为常规BJT, $\mu_s = 1$, 由式(11)有

$$W_{B0} = \left\{ \frac{b}{a} + \sqrt{\left(\frac{b}{a}\right)^2 - E_{oc} \cdot \frac{2 \cdot \epsilon}{q \cdot a}} \right\} \Big|_{V_{cb}=V_{PI0}} \quad (a < 0, b = 0) \quad (12)$$

式(11)和(12)给出了GAT和BJT的基区穿通电压 V_{PI}, V_{PI0} 与其结构和工艺参数之间的关系 这里, W_{B0}, V_{PI0} 分别为对应的BJT的基区宽度和基区穿通电压

2.3 GAT“特征频率(基区宽度)与基区穿通电压(设计上)兼容”的解析式

假设GAT和BJT的工艺参数(N_e, N_b^-, N_c^-, N_c^+ 等)相同,结构参数(W_B, W_{B0} 等)可以不同,因此它们的基区穿通电压不一样 下面对于 μ_s 取零级近似情形进行详细研究

μ_s 取零级近似并近似取 $W_H = W_c + L$ (参见文献[5]), 由式(6)有

$$\mu_s = W_c / (W_c + L) \quad (13)$$

由式(11)两边分别除以式(12)两边,利用式(13)和文献[5]关于 W_c, E_{oc} 的定义并考虑到 $a < 0, b = 0$ 这一事实,整理得

$$\frac{W_B}{W_{B0}} = \left\{ -1 + \sqrt{1 - \frac{2 \cdot V_{PI}}{\sqrt{2\epsilon V_{PI}/(qN_c) + L}} \cdot \frac{2 \cdot \epsilon \cdot \alpha}{q \cdot b^2}} \right\} \cdot \left\{ -1 + \sqrt{1 - \frac{2qN_c V_{PI0}}{\epsilon} \cdot \frac{2 \cdot \epsilon \cdot \alpha}{q \cdot b^2}} \right\}^{-1} \quad (14)$$

2.4 对解析结果的讨论

1) 当 $W_B = W_{B0}$ 时, 由式(14) 化简得 $\frac{2 \cdot V_{PI}}{\sqrt{2\epsilon V_{PI}/(qN_c) + L}} = \sqrt{2qN_c V_{PI0}/\epsilon}$ 解得

$$V_{PI} = V_{PI}^* = \left\{ V_{PI0} + 2 \cdot \sqrt{qN_c \cdot V_{PI0}/(2 \cdot \epsilon) \cdot L} + \sqrt{V_{PI0} \cdot (V_{PI0} + 4 \cdot \sqrt{qN_c \cdot V_{PI0}/(2 \cdot \epsilon) \cdot L})} \right\} / 2,$$

从而有 $V_{PI}/V_{PI0} = (1 + 2 \cdot C^* + \sqrt{1 + 4 \cdot C^*}) / 2 > 1, C^* > 0$

这里 $C^* = \sqrt{qN_c \cdot V_{PI0}/(2 \cdot \epsilon) \cdot L}$ (15)

是描述兼容程度的因子, 从而有结论: $V_{PI} > V_{PI0}$

2) 当 $V_{PI} = V_{PI0}$ 时, 由式(14) 并考虑到 $a < 0, L > 0$ 这一事实, 容易证明 $0 < W_B/W_{B0} < 1$, 此即得到结论 $W_B < W_{B0}$

3) 因此我们得到结论: 如果设计使得 $V_{PI0} < V_{PI} < V_{PI}^*$, 则有 $W_B < W_{B0}$

同理, 对于均匀参杂分布的情形 ($a = 0, b > 0, b = N_b$), 只要对上述理论取极限 ($\lim_{a \rightarrow 0, b \rightarrow N_b, a \rightarrow 0}$) 我们也可以得到相同的结论, 这里限于篇幅不再重复

总之得到重要结论为: GAT 可以使“ $W_B < W_{B0}$ ”(或“ $f_T > f_{T0}$ ”)和“ $V_{PI} > V_{PI0}$ ”同时存在, 这就是所谓的 GAT 的“频率与电压兼容特性”(“ f_T, f_{T0} ”分别是 GAT、BJT 的特征频率). 另外, 由式(15) 知, 兼容因子 C^* 随栅阱深以及外延层掺杂浓度递增, 所以工程设计 GAT 时应该在满足击穿电压和电流特性的前提下尽量增大栅阱深以及外延层掺杂浓度以提高兼容因子.

3 GAT 的雪崩倍增因子及“雪崩击穿电压与电流增益兼容特性”[1] 定量分析

3.1 计算雪崩倍增因子的方法

GAT 的最大集电极电压(雪崩击穿电压) 由式(16) 给出[7]

$$\alpha \cdot M(V_{cb}) = 1 \quad (16)$$

α 是器件的共基极电流增益(对应的共射极电流增益为 $\beta = \alpha/(1 - \alpha)$, 集电极电压 V_{cb} 的函数 $M(V_{cb})$ 是集电结耗尽空间的倍增因子. 当雪崩由电子倍增引起时, $M(V_{cb})$ 由式(17) 给出[7]

$$M_n(V_{cb}) = \left\{ 1 - \int_0^W \alpha_n \cdot \exp\left[\int_0^y (\alpha_p - \alpha_n) \cdot dy\right] \cdot dy \right\}^{-1} \quad (17)$$

当雪崩由空穴倍增引起时, $M(V_{cb})$ 由式(18) 给出[8]

$$M_p(V_{cb}) = \left\{ 1 - \int_0^W \alpha_p \cdot \exp\left[\int_0^y (\alpha_n - \alpha_p) \cdot dy\right] \cdot dy \right\}^{-1} \quad (18)$$

式中 W 是耗尽层厚度(对于 GAT 来说 W 取 W_H , 对于 BJT 来说 W 取 W_c), α_n, α_p 分别是电子和空穴的离化率, 它们分别由式(19) 和(20) 给出[9].

$$\alpha_c = 3.8 \times 10^6 \cdot \exp(-1.75 \times 10^6/E) \cdot \text{cm}^{-1} \quad (19)$$

$$\alpha_b = 2.25 \times 10^6 \cdot \exp(-3.26 \times 10^6/E) \cdot \text{cm}^{-1} \quad (20)$$

E 是 GAT 或其所对应的 BJT 的集电结耗尽层在文献[5]图 2 中直线 OO_2 上的电场

我们在下列近似计算 GAT 及其所对应的常规器件 BJT 的倍增因子

1) 倍增是由从基区注入的电子所引起, 忽略由空穴引起的作用。电子被垂直于基区-集电区界面的电场加速。我们采用单边突变结近似

2) 常规器件 BJT 的基区-集电区界面近似为平面, 垂直于该界面的电场由式(21)给出

$$E_0(y) = q \cdot N_c \cdot (W_c - y)/\epsilon \quad E_{oc}(1 - y/W_c), \quad 0 \leq y \leq W_c \quad (21)$$

3) GAT 的垂直于基区-集电区界面的电场 $E(y) = -\vec{E}(0, y) \cdot \hat{y}$ 由文献[5]给出, 即

$$E(y) = E_{oc} \left(\frac{W_c^2 + W_H^2}{2W_c W_H} - \frac{y}{W_c} \right) + E_{oc} \sum_{n=1}^{\infty} \left(a_n \cdot \frac{n\pi}{2} \cdot \frac{W_c}{W_H} \cdot \frac{1}{\text{ch}(n\pi D/W_H)} \cdot \cos \frac{n\pi y}{W_H} \right) \quad (22)$$

式(19)和(20)中的电场对于 GAT 取式(22)之 $E(y)$, 对于 BJT 取式(21)之 $E_0(y)$ 。

3.2 计算机辅助分析的计算结果

由式(16)~(22)7个式子以及文献[5]关于 W_c, E_{oc}, a_n 的定义这3个式子并由文献[5]中的式(16)共11个式子我们就可以计算 GAT 及其所对应的常规器件 BJT 的雪崩倍增因子与集电极电压的依赖关系, 这里我们的计算结果如图1所示

3.3 GAT“高雪崩击穿电压与大电流增益兼容特性”实验结果的解释

文献[1]的实验结果表明 GAT 能使它的雪崩击穿电压 BV_{CEO} 与电流增益 h_{FE} 同时大于它所对应的 BJT 的雪崩击穿电压与电流增益。下面将对这一实验现象进行解释

共基电流增益 α 和倍增因子 $M(V_{CE})$ 满足式(16)所对应的集电极电压 V_{CE} 就是两种器件的集电结雪崩击穿电压 $BV_{cbo, GAT}$ 或 $BV_{cbo, BJT}$ (图1中直线 $M = 1/\alpha$ 分别与曲线 $M_{n, GAT}(V_{cb}) \sim V_{cb}$ 以及曲线 $M_{n, BJT}(V_{cb}) \sim V_{cb}$ 的交点)。必须指出, 计算 $M_{n, GAT}(V_{cb}) \sim V_{cb}$ 所采用的电场 $E(y)$ 成立的条件是 $V_{cb} < V_p$, 这里 V_p 为夹断电压^[5]。

从图1可以看出, 当 GAT 及其所对应的常规器件 BJT 的外加集电极电压相同时, GAT 的倍增因子明显地比 BJT 的倍增因子小。另外, 由式(16)和图1可以得到结论, 当 GAT 及其所对应的常规器件 BJT 具有相同的电流增益时, GAT 的最大集电极电压 $BV_{cbo, GAT}$ 比 BJT 的最大集电极电压 $BV_{cbo, BJT}$ 大。因此, 我们在相同的工艺参数条件下可以设计得使 GAT 的电流增益和雪崩击穿电压同时大于其所对应的常规器件 BJT 的电流增益和雪崩击穿电压——这就是所谓的 GAT 的“雪崩击穿电压和电流增益兼容特性”。这里我们可以定量说明如下, 在图1中, 直线 $V_{cb} = BV_{cbo, BJT}$ 与曲线 $M_{n, GAT}(V_{cb}) \sim V_{cb}$ 和曲线 $M_{n, BJT}(V_{cb}) \sim V_{cb}$ 的交点纵坐标分别为 $M_1 = 1/\alpha_1$ 和 $M_2 = 1/\alpha_2$, 显然 $M_1 < M_2$ 或 $\alpha_1 > \alpha_2$, 因此当 GAT 的电流增益设计得使 $\alpha_1 > \alpha_{GAT} > \alpha_2 = \alpha_{BJT}$ 时, GAT 的雪崩击穿电压必将大于 BJT 的雪崩击穿电压, 即 $BV_{cbo, GAT} > BV_{cbo, BJT}$, 这种现象(即指 $\alpha_{GAT} > \alpha_{BJT}$ 与 $BV_{cbo, GAT} > BV_{cbo, BJT}$ 同时满足)是常规器件 BJT 没有的, 众所周知常规器件 BJT 的电流增益和雪崩击穿电压在工艺和结构参数的设计上是矛盾的或者说是设计上不兼容的——电流增益或雪崩击穿电压任意一个参数设计上增大都将导致另一参数设计上不可避免地减小。

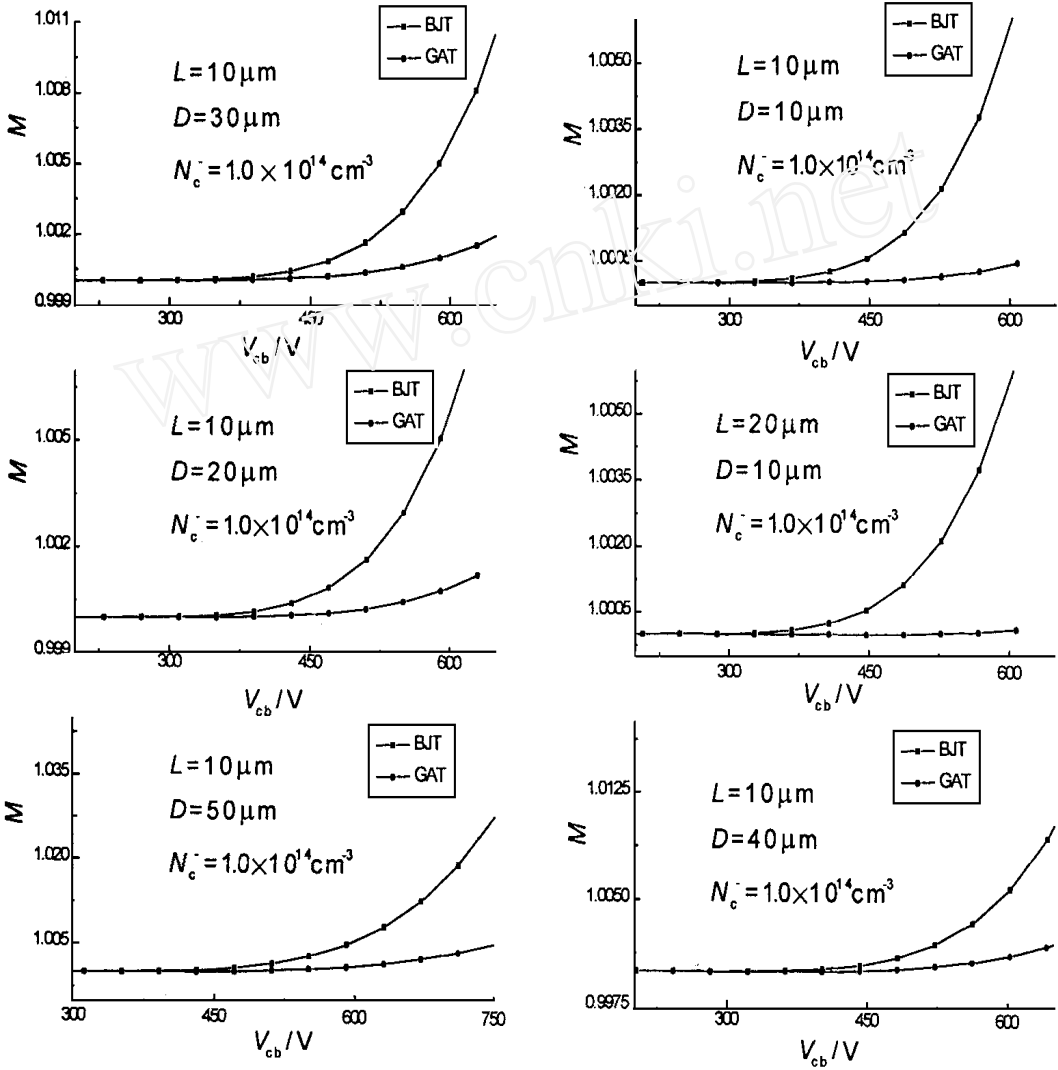


图 1 GAT 和常规器件BJT 的雪崩倍增因子与外加电压的关系

Fig. 1 A calculated relation between the multiplication factor and the applied voltage in a GAT and a conventional transistor

4 结 论

本文在文献[5]的基础上分析 GAT 的基区穿通电压 V_{PI} , 并且从理论上解释了该器件能够实现高频率与高电压的兼容. 文献[1]中关于 GAT 能同时实现大电流增益和高雪崩击穿电压兼容这一实验结论在本文中也得到很好的分析. 该模型将为定量设计高反压高频率大电流 GAT 提供参考. 通过本文我们进一步理解了 GAT 的物理实质和工作机理.

参 考 文 献

- 1 Kondo H, Yukimoto Y. A new bipolar transistor—GAT. IEEE ED, 1980, 27(2): 373~ 379
- 2 邹德恕, 亢宝位, 杜金玉等. 一种优化设计的高频高压电力半导体器件. 半导体技术, 1996, (6): 29~ 32
- 3 谢夏云. 双层硅外延片在大功率器件中的应用. 半导体技术, 1998, (4): 40~ 43
- 4 蔡树军, 王长河, 黄忠升等. SEB IS IT ——一种新型抗核辐照高压功率晶体管的研究. 半导体技术, 1987, (6): 7~ 15
- 5 庄宝煌, 黄美纯, 朱梓忠等. 定量分析功率器件 GAT 的栅屏蔽效应. 厦门大学学报(自然科学版), 1999, 38(5): 676~ 681
- 6 浙江大学半导体器件教研室. 晶体管原理. 北京: 国防工业出版社, 1980
- 7 Sze SM. Physics of Semiconductor Devices. New York: Wiley, 1969: 279
- 8 Bulucea C D, Prisecaru D C. The calculation of the avalanche multiplication factor in silicon p-n junctions taking into account the carrier generation (thermal or optical) in the space charge region. IEEE Trans Electron Devices, vol IEEE ED, 1973, 20(8): 692~ 701
- 9 Sze SM, Gibbons G. Avalanche breakdown voltage of abrupt and linearly graded p-n junctions in Ge, Si, GaAs, and GaP. Appl Phys Lett, 1966, 8(3): 111~ 113

A Quantitative Analysis of the Compatibility Among High Voltage, High Frequency and High Current Gain with Device GAT

Zhuang Baohuang Huang Meichun Zhu Zizhong
Zhang Zhipeng Li Kaihang Wu Liqing
(Dept of Phys, Xiamen Univ., Xiamen 361005)

Abstract By the aid of the two-dimensional analytical model of the electric potential and field distribution in GAT's collector depletion space in the cut-off state which was established by the writers lately, the GAT's base region punchthrough voltage and the GAT's avalanche breakdown characteristics was investigated quantitatively, and the experimental results, which conclude that the GATs can realize the compatibility between high breakdown voltage and high current gain, was explained.

Key words Power device, GAT, Base region punchthrough voltage, Frequency, Avalanche breakdown voltage, Current gain, Compatibility