

学校编号: 10384

分类号 \_\_\_\_\_ 密级 \_\_\_\_\_

学 号: 200024015

U D C \_\_\_\_\_

学 位 论 文

## CMOS 数字集成温度传感器的设计

林 凡

指导教师: 吴孙桃 教授

郭东辉 教授

申请学位级别: 硕 士

专业名称: 凝聚态物理

论文提交日期: 2003年5月

论文答辩日期: 2003年6月

学位授予单位: 厦 门 大 学

学位授予日期: 2003年 月 日

答辩委员会主席:

论文评阅人:

2003年5月

# **A Design of Digital Integrated Temperature Sensor using CMOS Technology**

**Thesis for MS.**

By ***Lin Fan***

Supervisors: ***Prof. Wu Sun-Tao***

***Prof. Guo Dong-hui***

Department of Physics, Xiamen University

The People's Republic of China

May 2003

## CMOS 数字集成温度传感器的设计

**摘要:** MOS 管和双极晶体管都具有温度传感的性质,后者相比下具有更好的性能,并在实际中已有广泛的运用。现今,CMOS 工艺已成为主导工艺,为了允许在同块芯片上进行信号调节和处理,许多设计从双极型转向 CMOS 型。由于 CMOS 温度传感器的部分性能仍不及双极型温度传感器,如容易受到温漂、 $1/f$  噪声、管子不匹配的影响等,因此设计出一种将温敏元件和外围电路集成在同一芯片上,具有高性能、低功耗、低成本、小尺寸,并与微处理器兼容的 CMOS 集成温度传感器已成为温度传感领域的一个重要课题。

本文在现有集成温度传感器电路研究成果的基础上,仿真设计了一种将温敏元件和外围电路集成在同一芯片上,具有  $I^2C$  串行总线接口的 CMOS 数字集成温度传感器电路。该电路以 CMOS 横向 PNP 双极晶体管为温度敏感元,采用电流的工作模式,集成了芯上基准电源、失调电压补偿电路和一个 10 位 A/D 转换器。温度信号直接转换成串行数字信号供微控制器处理,用户可自行设定温度报警上下限,具有超温指示功能,并有可编程的“故障排队”计数器,以防止温控系统受到噪声干扰时产生错误动作。该传感器经 MicroSim Pspice 仿真工具模拟表明:可实现  $-50^{\circ}\text{C} \sim +150^{\circ}\text{C}$  的温度测量范围,分辨率为  $0.25^{\circ}\text{C}$ ,最大转换时间为  $40\text{ms}$ ,未经非线性补偿的测温精度在常温下为  $\pm 0.3^{\circ}\text{C}$ ;  $0^{\circ}\text{C} \sim +50^{\circ}\text{C}$  时为  $\pm 0.7^{\circ}\text{C}$ ;  $-50^{\circ}\text{C} \sim +80^{\circ}\text{C}$  时为  $\pm 1.2^{\circ}\text{C}$ ;  $-50^{\circ}\text{C} \sim +150^{\circ}\text{C}$  时为  $\pm 3.4^{\circ}\text{C}$ ,整个电路的管子数目约为 4000 个。

该研究的成果可用于 CMOS 传感系统的补偿、数字温度测量、及自检测系统和温度可测性设计(DFTT)等诸多领域中,具有显著的研究意义和广泛的应用前景。

**关键词:** CMOS 数字集成温度传感器; 斩波技术;  $I^2C$  串行总线接口。

# A Design of Digital Integrated Temperature Sensor using CMOS Technology

**Abstract:** Although both MOS and bipolar transistors have properties that could be used for temperature sensing, the latter has shown much better performance for this purpose. This fact explains why up to now bipolar solutions were preferred. Since CMOS is still the most extensively used technology, the integration of temperature sensors in CMOS technologies is preferred to allow signal conditioning and digital processing on the same chip. However, the existing CMOS-compatible temperature sensors still suffer from a number of specific problems such as offset, drift, 1/f noise and process variations, so research of CMOS-compatible temperature sensors with the integration of sensing and digital processing functions on the same chip becomes an important subject. And this research will focus on the achievements of high-accuracy, low-power, small chip area, low-cost and compatibility with microprocessor.

In this paper a fully integrated CMOS temperature sensor system is presented. This current mode temperature sensor is based on Base-emitter Voltage of a CMOS Lateral Bipolar Transistor, and consists of a bandgap reference, a A-to-D converter, readout electronics, a bus interface (I<sup>2</sup>C) and chopper technical calibrations all integrated on the same chip. It converts temperature signal into serial digital outputs for microprocessor, and provides temperature monitoring and programmable overtemperature detection. Moreover, it has error immunity of noise interference using a programmable fault-queued counter. Simulation shows that it provides a resolution of 0.25°C from -50 to 150°C and a maximum conversion time of 40ms. without any quadratic term calibration, the temperature accuracy is  $\pm 0.3^{\circ}\text{C}$  in normal temperature,  $\pm 0.7^{\circ}\text{C}$  in a temperature range from 0 to +50°C,  $\pm 1.2^{\circ}\text{C}$  in a temperature range from -50 to +80°C, and  $\pm 3.4^{\circ}\text{C}$  in a temperature range from -50 to +150°C. The number of transistors is about 4000 in the whole circuit.

The research achievements can be used for sensing applications, digital temperature measurements, consumer products, self-checking systems and design for thermal testability (DfTT), etc. In a word, it has a significant research meaning and extensive application prospect.

**Keyword:** CMOS digital integrated temperature sensor; chopper technical; I<sup>2</sup>C bus interface.

# 目 录

## 第一章 绪论

1.1 引言	1
1.2 研究背景	1
1.2.1 温度传感器的分类与发展	1
1.2.2 半导体集成温度传感器的芯片集成技术	2
1.2.3 CMOS 集成温度传感器的研究进展	3
1.2.3.1 CMOS 温度传感器的几种设计方法	3
1.2.3.2 技术难题及当前研究方向	4
1.3 本文的工作	4

## 第二章 温敏器件仿真模型的参数设置

2.1 CMOS 集成温度传感器的温敏器件	6
2.2 GP 模型的构造方法和直流参数	6
2.3 CLBT 模型构造与参数提取	9
2.3.1 由 GP 基本模型构成的子电路 CLBT 模型	9
2.3.2 CLBT 模型的直流参数拟合	11
2.3.3 模型的直流仿真结果与测量数据的比较	15
2.4 MOSFET 模型参数	16

## 第三章 带隙温度传感器与双斜率 AD 转换器

3.1 温度传感的原理分析	18
3.1.1 双极晶体管发射结电压 $V_{BE}$ 的温度特性与器件参数分析	18
3.1.2 正比于绝对温度的 $V_{PTAT}$ 信号	19
3.1.3 温度电流信号和基准电流信号的产生	20
3.2 带隙温度传感器的电路设计与仿真分析	22
3.2.1 基于电流模式的 CMOS 带隙温度传感器电路	22
3.2.2 基准电流源的误差分析	23
3.2.3 温度电流信号的误差分析	26
3.3 CMOS 集成运算放大器的设计和性能分析	27
3.4 双斜率 AD 转换器的设计	29
3.4.1 双斜率积分型 AD 转换器的原理	30
3.4.2 电路实现	31
3.4.3 模拟结果与分析	33
3.4.4 双斜率 AD 转换器对电阻温度系数的补偿	36

## 第四章 斩波补偿技术

4.1 放大器低频噪声和失调电压的主要补偿技术原理	38
---------------------------	----

4.1.1 自动调零技术	38
4.1.2 斩波技术	39
4.2 开关型调制电路和残余失调信号	40
4.3 斩波式 CMOS 运算放大电路的设计	41
4.4 参数调整和仿真结果	42
<b>第五章 外围数字电路</b>	
5.1 温度传感器的总体框架	46
5.2 设计的主要模块和数据流	47
5.3 数字处理电路的实现和仿真结果	49
5.3.1 数值寄存器模块	49
5.3.2 上、下限寄存器、配置寄存器和数字比较器模块	51
5.3.3 故障排队计数器模块	52
5.4 I <sup>2</sup> C 串行总线接口电路设计	54
5.4.1 I <sup>2</sup> C 串行总线接口协议	54
5.4.2 温度传感器与外设进行数据传输的时序	55
5.4.3 接口电路的主要模块和数据流	56
5.4.4 I <sup>2</sup> C 串行接口电路设计	57
<b>第六章 版图设计</b>	
6.1 概述	61
6.2 采用的温度模拟信号产生电路	61
6.3 工艺几何设计规则	62
6.4 版图设计	63
<b>第七章 总结与展望</b>	
7.1 总结	66
7.2 展望	67
<b>参考文献</b>	68
<b>致谢</b>	70
<b>附录</b>	
附录 A 带隙温度传感、AD 转换和数值寄存器模块电路	71
附录 B 上/下限寄存器、预置寄存器和故障排队计数器模块电路	72
附录 C I <sup>2</sup> C 串行总线接口和指针寄存器模块电路	73
附录 D 部分温度传感器类型的特点比较	74
附录 E MOS 管模型参数	75

# 第一章 绪论

## 1.1 引言

传统的温度传感器(如热电偶、铂电阻、双金属开关等)有许多局限性,它们只能提供模拟信号输出,在大多数应用中输出端都需要另外配置比较器、AD转换器或放大器等,同时还受到封装体积、线性表现以及准确度的制约,限制了其在微型化高端电子产品中的应用<sup>[1]</sup>。随着集成工艺的发展,集成温度传感器能将辅助电路中的元件和温度传感元件同时集成在一块芯片上,具有价格低廉、设计简易、测量精确、高度集成等优越性,在计算机、电信、工业控制等领域得到广泛的应用。近年,集成温度传感器在平均价格有所下降的同时,销售率却以17%~18%的速度持续增长,2000年集成温度传感器总收入为2.3亿美元,据估计2006年总收入将达6亿美元。

以往大多数的集成温度传感器是用双极型工艺实现。诚然双极型传感器具有稳定性好、灵敏度高、可预测性高和时间非依赖性强等优点,却无法与标准数字工艺兼容,无法进一步降低功耗。由于CMOS工艺已成为目前的主导工艺,随着IC集成度的提高和便携式设备的普及,能在标准数字技术工艺中实现的CMOS集成温度传感器具有低电源、低功耗、占用面积小、与标准工艺兼容、易于在同一芯片上进行信号调节和信号处理的优点,日渐得到人们的重视,成为温度传感领域的一个重要研究课题。

## 1.2 研究背景

### 1.2.1 温度传感器的分类与发展

温度传感器是最早开发,应用最广的一类传感器。世界上第一个把温度变成电信号的传感器是由德国物理学家赛贝1821年发明的热电偶传感器;50年后,德国人西门子又发明了铂电阻温度计。随着半导体技术的发展,本世纪相继开发了半导体热敏电阻传感器、PN结温度传感器和集成温度传感器。此外,根据波与物质的相互作用规律,还相继开发了声学温度传感器、红外传感器和微波传感器等。

各种与温度有关的物理量(如热膨胀、电阻、热电动势、磁性、电容、光学特征、弹性、热噪声等)都可做为温度测量器件的理论基础。温度传感器大致可分为非接触式和接触式两大类。接触式的温度传感器是通过传感器本身与被测物体的直接接触来测量物体的温度,常见的有热电偶、热敏电阻、铂热电阻、双金属片、光纤、半导体、磁性等温度传感器。非接触式的温度传感器则是通过监测物体热辐射发出的红外线或光来测量物体的温度,常见的有量子转换型和热红外线型<sup>[2]</sup>。尽管温度传感器的种类很多,但有各自的优缺点以及所适合的应用场合,在附录D中列出一些温度传感器的基本原理和特点。

当前,温度传感器技术朝着高精度、高可靠性、宽测量范围、微型化及低功耗方向发展,并不断开发出一些能在特殊环境下工作的温度传感器,如可在高低温(-200℃~2000℃)、化学腐蚀性、电磁干扰严重的恶劣环境中工作的光纤温度传感器。此外为适应微集成系统的发展,温度

传感器技术正趋向于数字化、集成化和智能化发展的方向发展<sup>[1]</sup>。“数字化”表示温度传感器的输出不再是单一的模拟信号，信号经过放大、A/D转换、线性化后变成纯数字信号，该数字信号可以通过各种标准的接口形式(如I<sup>2</sup>C、USB等)与微控制器相连。“集成化”表示温度传感器将辅助电路中的元件与传感元件集成在同一块芯片上，使之具有校准、补偿、自诊断和网络通信的功能，其测量准确度高，体积小，功耗小，成本低，更适合应用于集成电路系统。“智能化”表示温度传感器是一种带微处理器的传感器，是微型计算机和传感器相结合的成果，它兼有检测、判断和信息处理功能，与传统温度传感器相比有很多特点：(1)具有判断和信息处理功能，能对测量值进行修正、误差补偿，因而提高了测量精度；(2)可实现多点温度测量；(3)测量数据可存取，便于进一步提高设备分析、预测的智能化程度；(4)有标准数据通信接口，能与微型计算机直接通信。

### 1.2.2 半导体集成温度传感器的芯片集成技术

传统的温度传感器已经不能满足微型化高端电子产品中的需求，在这种背景下，半导体集成温度传感器(特别是采用双极型工艺实现的集成温度传感器)得到迅速发展<sup>[2]</sup>。它是利用集成电路的工艺技术，将基于硅基半导体的感温元件与外围电路(如基准电路、线性放大、温度补偿、信号转换等)集成在同一芯片上，具有精度高、体积小、复现性好、线性好、易操作，且能高度集成的优点。图1.1是一种半导体集成温度传感器的结构框图<sup>[4]</sup>，它主要由温度传感、精密电源(基准电路)、AD转换器、寄存器、相关控制电路等构成。温度信号首先经过 $\Sigma\Delta$ 式A/D转换器变为数字温度信号，然后进入温度寄存器并输出。控制模块用来实现电源开关模式、复位功能等控制功能。门限寄存器用于存储着报警门限温度值，如高温门限、低温门限，然后与温度寄存器中的温度值进行比较，并输出报警信号，实现过热保护等温控功能。

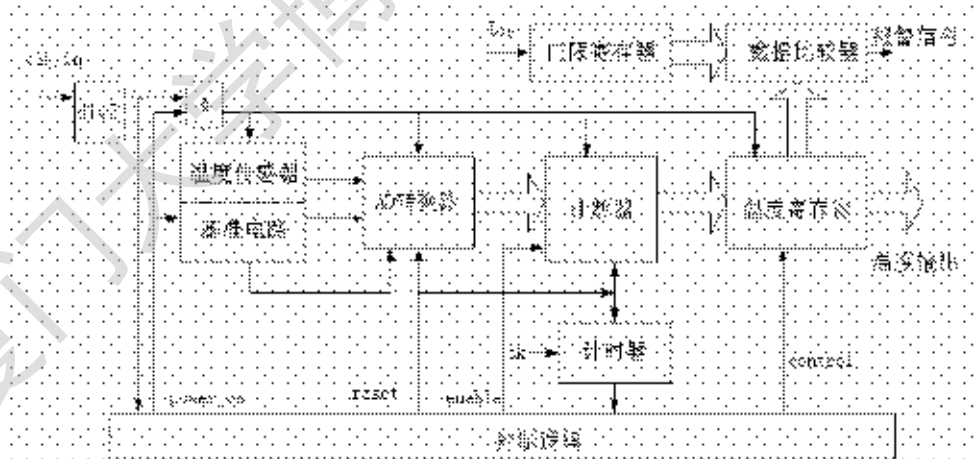


图1.1 一种半导体集成温度传感器的结构框图<sup>[4]</sup>

在以硅为基础的半导体集成电路中，可以实现温度传感功能的器件单元主要有集成电阻、MOS晶体管、硅二极管和双极晶体管等。它们各有优缺点，其中：

集成电阻有出色的长期稳定性，但线性度差，无法满足高精度运用的要求。

MOS晶体管的温度基本信号可以来自阈值电压和迁移率，主要限制因素是高温下会产生漏电流、复现能力低、容差大和长期稳定性差，在高性能要求时必须有大范围的微调和校准工作。

硅二极管和双极晶体管的PN结能产生正比于温度的电压，优点是出色的长期稳定性、高灵



敏度、可预测性较高和温度相关的时间非依赖性。缺点是，受自生成热、工艺容差的影响，以及热循环后信号有小漂移和小数量级的非线性。

虽然有多种工艺集成技术和传感原理可选择，但最重要的是寻找标准集成工艺中的传感原理，并保证在指定的温度范围里有较好的线性度和稳定性。现今大多数的半导体集成温度传感器都选择双极晶体管为温敏器件，并在双极型工艺中实现，此类产品在半导体温度传感器市场上占据支配地位。

### 1.2.3 CMOS 集成温度传感器的研究进展

虽然双极型温度传感器在当前市场上依然保持优势，但它与标准数字工艺不兼容，成本相对较高，电源与功耗无法进一步降低，也无法和其它 CMOS 芯片集成。于是随着 CMOS 制造工艺的成熟促成了现今高性能 CMOS 温度传感器的迅速发展。发展 CMOS 温度传感器的必要性可归纳为以下几点：

- (1) CMOS 工艺已成为当前的主导工艺，所以在标准 CMOS 工艺下将温度传感器和其它电路相结合，不仅可以减少电路的复杂程度，还能降低封装价格，实现低成本的大批量生产，从而具有更强的市场竞争能力<sup>[5]</sup>。
- (2) CMOS 集成温度传感器具有低电源、低功耗、芯片占用面积小、与标准工艺兼容、并易于在同一芯片上进行信号调节和信号处理的优点。
- (3) 由于现今的 CMOS VLSI 处理芯片系统变得越来越复杂(纳米线宽，高密度，高集成)，导致芯片的功耗散热问题越来越突出。在构思散热方案的同时，在芯上集成温度传感器准确地侦测系统或单一芯片的温度变得非常重要。在这种背景下，集成 CMOS 温度传感器显示出它独特的优势。

#### 1.2.3.1 CMOS 温度传感器的几种设计方法

对于 CMOS 温度传感器的设计，依据不同的传感原理人们也提出了不同的设计方法。

在 1988 年，Middelhoek 提出一种构造 MOS 传感器的可能性，就是利用 MOS 晶体管在弱反型区的饱和漏电流随电压呈指数关系的特性，用类似经典的双极型 PTAT 电路方法可以构造 CMOS 温度传感器<sup>[6]</sup>。采用这种原理，Arabi 和 Kaminska 于 1995 年研制成功了一种模拟电压输出的 CMOS 温度传感器，温度灵敏度为 1.32mV/K。但该类型的温度传感器性能主要会受到高温下的漏电流和阈值电压容差的限制<sup>[7]</sup>。1998 年，有人利用 MOS 晶体管阈值电压  $V_T$  和增益因子  $\beta$  的温度性质研制出一种 CMOS 温度传感器，该传感器面积约为 0.02mm<sup>2</sup>，功耗为 200 $\mu$ W，在 -40℃到 120℃中精确度约为  $\pm 2^\circ\text{C}$ <sup>[8]</sup>。随后，P. Miribel-Catala 将同样原理的 MOS 温度传感器应用在 BCD 工艺（混合模拟数字工艺，包括双极型、CMOS 和 DMOS 器件），发现它可以不受 DMOS 功率晶体管工作在交流状态下引起的衬底耦合效应的影响<sup>[9]</sup>。

此外，还有基于环形振荡器的 CMOS 温度传感器<sup>[10,11]</sup>，其主要原理是利用受温度影响的电阻决定振荡器的冲放电电流，进而得到与温度近似成线性关系的振荡频率。通常这种方法研制出的 CMOS 温度传感器只能提供约 3℃的精确度，而且占用的面积也较大（1 $\mu\text{m}$  工艺下约 0.1mm<sup>2</sup>）。1995 年，有人还提出一种基于单晶硅内部热扩散常数的温度性质的 CMOS 温度传感器，并用于控

制微电子结构的热状态<sup>[12]</sup>。它是以单晶硅的内部热扩散常数作为温度灵敏元，用热时延线控制振荡器的反馈元，并由振荡频率反映温度值的大小。不足之处是需要近 10~15mW 的功耗来驱动热时延线和耗散晶体管。

双极晶体管在温度传感上比 MOS 晶体管有着更出色的性能，而在 CMOS 工艺中也可以实现寄生的双极型晶体管，如 CMOS 纵向晶体管(CVBT)，或 CMOS 横向晶体管(CLBT)。于是众多的研究者是致力于“在 CMOS 工艺下利用寄生双极管作为温度敏感元件来实现温度传感”的研究。一种设计是基于横向晶体管，如 R.A.Bianchi 等设计的这种类型传感器经二次非线性项补偿后在 -50°C 到 150°C 的温度范围内的均方根误差小于 0.25°C，功耗低于 0.55mW<sup>[9]</sup>。另外一种设计是基于纵向衬底晶体管，如 M.A.P. Pertijs 与 A. Bakker 用 0.7 $\mu$ m CMOS 工艺实现的该类型传感器，经二次非线性补偿后在 -50°C 到 +120°C 的温度范围内 3 $\sigma$  精确度为  $\pm 1.5^\circ\text{C}$ ，芯片面积为 2.8mm<sup>2</sup>(包含 AD 转换和数字接口)<sup>[13]</sup>。

这种利用寄生双极晶体管的基极-发射极电压和饱和电流的温度性质设计的 CMOS 温度传感器相对于其它设计方法能达到更好的精确度，而且占用面积也较小，设计也较简单，所以大多数的温度传感器设计和基准电源设计都是基于这种方法。本文的设计也采用以寄生双极晶体管为基本温度敏感元的设计方案，以下的介绍除特别说明外都将是针对这种设计方案而提出的。

### 1.2.3.1 技术难题及当前研究方向

CMOS 温度传感器的部分性能仍不及双极温度传感器，如容易受到温漂、1/f 噪声、管子不匹配的影响。为了提高它的精确度和长期稳定性等，人们提出了许多解决方案。例如，采用高性能的  $\Sigma \Delta$  式 A/D 转换器，滤除了量化噪声<sup>[14]</sup>；通过电流开关的转换来实现动态元匹配，以消除管子不匹配和镜像电流源的低噪声的问题<sup>[15]</sup>；还有利用数字接口信号处理方法减小放大器的失调电压<sup>[15,16]</sup>等。对应用于自检系统 and 温度可测性设计 (DfTT, design for thermal testability) 的温度传感器，重点解决其占用面积、功耗和抗噪声干扰等问题<sup>[17]</sup>。还有一种研究趋势是加强 CMOS 温度传感器的智能性，例如运放器的偏置能依据传感信号进行调整，从而减少输入运放的噪声；能对数据获取的速率进行控制；能对耗散进行控制；能依据输入信号电平调整温度传感器的灵敏度等<sup>[18]</sup>。

而在系统级的设计技术上，依据不同的应用，人们也逐渐完善 CMOS 温度传感器的功能。如设置一个可编程的“故障排队”计数器，以避免温控系统受到噪声干扰时产生错误动作；为符合规范的温控系统，增加了温度窗口比较器；为防止因人体静电放电(ESD, electro-static discharge)而损坏芯片，增加了 ESD 保护电路；增加传感器故障检测功能，能自动检测远程传感器的开路或短路故障<sup>[19]</sup>，等等。

总之，如今的 CMOS 集成温度传感器依据不同的应用要求，在芯片集成设计技术上比过去有了很大的改进，并且朝着智能型温度传感器方向发展。

## 1.3 本文的工作

综上所述，伴随着 CMOS 标准数字技术工艺的成熟，在标准工艺下实现的 CMOS 集成温度

传感器由于广阔的市场前景正日渐受到重视和发展。与此同时，为了解决 CMOS 集成温度传感器仍有部分性能不及双极型温度传感器的问题，本文仿真设计了一种将温敏元件 (CMOS 寄生双极晶体管) 和外围电路集成在同一芯片上，并与微处理器兼容的高性能 CMOS 数字集成温度传感器系统。本文的主要工作成果是：a) 独立设计了一种基于电流模式的带隙温度传感电路，并对其进行了详尽的性能和误差分析；b) 针对所设计的电流模式工作方式，提出采用双斜率 A/D 转换器，并从理论和仿真上验证该转换器可消除运放器的失配误差和电阻温度系数的影响；c) 应用斩波补偿技术消除失调电压和低频噪声；d) 传感器具有 I<sup>2</sup>C 串行总线接口；具有可编程超温指示功能；具有可编程的“故障排队”计数器，以避免系统受噪声干扰产生错误动作。文章共分为六个部分，其内容分别为：

第一章：介绍了温度传感器，特别是半导体温度传感器的芯片集成技术和发展状况，并总结 CMOS 型集成数字温度传感器的研究成果和关键技术问题。

第二章：对温敏器件的仿真模型进行参数设置。用 SPICE 基本模型搭建 CMOS 寄生横向双极晶体管的子电路，从器件的测量数据中拟合求解得到该模型对应的电路参数。采用的方法是先对不同工作区和不同关系曲线进行拟合求解模型参数，然后在这个基础上进行全局仿真优化。

第三章：(1) 温度传感器的原理分析。主要包括从理论上分析工艺参数、物理参数和电路参数对  $V_{BE}$  温度信号和  $V_{PTAT}$  温度信号的灵敏度、线性度的影响，以及电流模式的基准电源和温度信号的产生方法。(2) 采用 CMOS 横向寄生双极晶体管 (CLBT) 为温度敏感元，设计出一种基于电流模式的 CMOS 带隙温度传感器电路，通过模拟仿真对该电路所产生的误差以及可能引起的线性度下降原因进行分析和提出解决的方案。(3) 在带隙温度传感器电路中起反馈作用的 CMOS 运放器的电路设计和性能分析。(4) 双斜率积分型 AD 转换器的设计，并分析该转换器对运放器的失配误差和电阻温度系数影响的消除。

第四章：利用斩波补偿技术来消除带隙温度传感器中运放器的失调电压和低频噪声对测量精确度造成的误差，设计出一种低失调电压和低噪声的斩波式 CMOS 运算放大器。

第五章：外围数字电路和 I<sup>2</sup>C 串行总线接口的设计，其功能主要包括：传感器能实现与微处理器的单线数据传输，微处理器对温度数值的读取和对传感器的控制指令的写入都是由同一根数据总线进行传送；设置报警功能，当温度超过可编程上、下门限值时传感器能产生报警信号；设计了可编程的“故障排队”计数器，以防止温控系统受到噪声干扰时产生错误动作。

第六章：采用全定制方式进行了温度模拟信号产生电路的版图设计。

第七章：总结与展望，总结了论文的工作，并对将来的工作设想做了介绍。

## 第二章 温敏器件仿真模型参数设置

我们的设计是利用 CMOS 工艺下的寄生双极管的基极-发射极电压和饱和电流的温度性质作为基本的传感原理,采用 CMOS 横向 PNP 双极晶体管为温敏器件。但是在通用电路分析语言 SPICE 描述的 GP(Gummel-Poon)模型库中并没有提供现成的器件模型,所以我们是使用一种由 GP 基本模型构成的 CMOS 横向晶体管(CLBT, CMOS lateral bipolar transistor)子电路模型,然后利用测量数据确定 CLBT 模型中各个 GP 模型的模型参数。通过这种方法,该温敏器件模型可与 SPICE 兼容,并可运用在仿真工具中。

### 2.1 CMOS 集成温度传感器的温敏器件

人们曾提出过许多方法来设计 CMOS 集成温度传感器,比如利用 MOS 晶体管在弱反型区电性质的特性,以及利用 MOS 晶体管阈值电压  $V_T$  和表面迁移率的温度特性等。大多数的研究者是利用 CMOS 工艺中的寄生双极晶体管作为温度敏感元,从而达到与双极晶体管接近的温度性能。这种设计方法相对其它方法能达到更好的精确度,设计也较简单。CMOS 工艺中的寄生双极晶体管可采用的结构有 CMOS 纵向双极晶体管 CVBT 和 CMOS 横向双极晶体管 CLBT(图 2.1)。

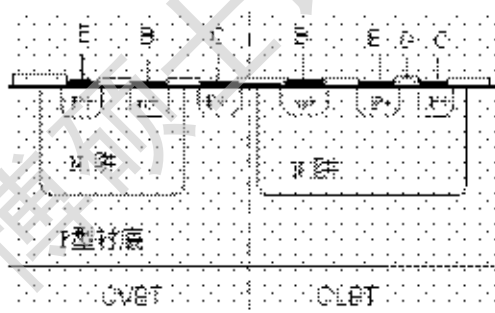


图 2.1 CMOS 纵向晶体管 CVBT 和横向晶体管 CLBT 的剖面图

CMOS 纵向双极晶体管 CVBT 是以源漏扩散作为发射极,阱作为基区,衬底作为集电区,它的性能与典型的双极晶体管比较接近,缺点是管子的集电极被固定在芯片的衬底,使用范围受到限制。CMOS 横向双极晶体管 CLBT 是以 MOSFET 的源、漏扩散为发射极和集电极,沟道区作为基区,它的集电极不受到限制,与典型的双极晶体管相比,其不足之处的是沟道下迁移率的不均匀性(由于基区注入浓度的偏差),以及基极-发射极面积和基极宽度无法精确定义。

我们的设计是采用 CMOS 横向 PNP 双极晶体管为温敏器件,但是这种温敏器件在仿真工具的 SPICE GP 模型库中没有提供现成的模型。所以为能进行仿真,必须先构造该温敏器件模型,然后确定其模型参数。以下首先介绍 SPICE GP 模型的构造方法,以及各直流参数的意义,然后具体描述 CLBT 模型的构造过程和参数提取。

### 2.2 GP 模型的构造方法和直流参数

国际上应用广泛的的模拟电路通用仿真工具是美国加利福尼亚大学伯克利分校开发的 SPICE 程序,1988 年 SPICE 被定为美国国家工业标准,目前享有盛誉的 EDA 公司的模拟电路仿真工具

都是以 SPICE 为基础实现的<sup>[20]</sup>。其中以美国原 Meta Software 公司的 Hspice 和 MicroSim 公司的 Pspice 最为流行。Pspice 程序在保留了 SPICE 原有功能的基础上,对输入输出图形处理、算法的可靠性和收敛性、仿真速度、模拟功能扩展以及模型参数库和宏模型库等方面做了进一步的改善和扩充,适用于做系统级电路级仿真,且有微机版本,在国内外应用十分广泛。故本设计所使用的模拟电路仿真工具是 MicroSim 公司的 Pspice 仿真工具。

SPICE 中有两种双极晶体管模型:EM(Ebers-Moll)和 GP(Gummel-Poon)模型。EM 是一个较简单的模型,GP 模型是在 EM 模型基础上增加考虑了一些物理效应。由于在我们的温度传感电路中,CLBT 是处在直流正向工作状态,因此主要是提取 CLBT 模型的正向直流参数。下面总结 GP 模型的构造方法,以及各直流参数的意义。

在 EM 模型中(模型如图 2.2),在直流的一维小注入条件下,忽略基区宽度随  $V_{BC}$  的变化时,端电流公式为<sup>[21]</sup>:

$$\begin{cases} I_C = I_{CR} - \frac{I_{EC}}{\beta_R} \\ I_B = -\frac{I_{CC}}{\beta_F} - I_{CR} \\ I_E = \frac{I_{CC}}{\beta_F} + \frac{I_{EC}}{\beta_R} \end{cases} \quad (2.2.1)$$

其中,

$$\begin{aligned} I_{CR} &= I_S [\exp(\frac{qV_{BE}}{kT}) - \exp(\frac{qV_{BC}}{kT})] \\ I_{EC} &= I_S [\exp(\frac{qV_{BC}}{kT}) - 1] \\ I_{CC} &= I_S [\exp(\frac{qV_{BE}}{kT}) - 1] \end{aligned} \quad (2.2.2)$$

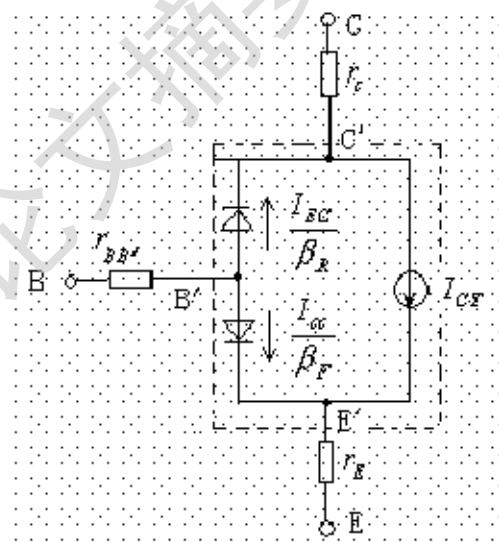


图 2.2 EM 直流模型

$I_S$  定义为晶体管传输饱和电流,  $I_S \equiv \alpha_F I_{ES} = \alpha_R I_{CS}$ ,  $I_{ES}$  和  $I_{CS}$  分别是基极-发射极和基极-集电极的饱和电流。 $\beta_F$  和  $\beta_R$  分别为共发射极晶体管的正向和反向电流增益,  $\alpha_F$  和  $\alpha_R$  分别为共基极晶体管的大信号正向电流增益和反向电流增益。

上述公式中忽略了基极、集电极和发射极的寄生电阻;忽略了  $I_S$  与  $V_{BC}$  的关系,即基区宽度调制效应;忽略了在基区和集电区的大注入效应;同时认为  $\beta_F$  和  $\beta_R$  是与电流无关的。现再引入三个电阻参数,即  $r_C$ 、 $r_E$  和  $r_{BB'}$ ,它们分别接在晶体管有效区与端口之间,如图 2.2。这时  $C'$ 、 $E'$ 、 $B'$  为内部理想模型上的内部端口。

基区宽度调制效应是指由于集电极-基极电压的变化引起集电极-基极耗尽层的变化而造成基区宽度的改变。是用欧拉电压  $V_{AF}$  参数来描述正向基区宽度调制效应。除了影响基区宽度外,基区宽度调制效应还影响与基区宽度有关的参数  $I_S(V_{BC'})$ 、 $\beta_F(V_{BC'})$  以及正向基区渡越时间  $\tau_F(V_{BC'})$ 。

综上所述,描述 EM 直流模型的参数有 7 个:  $I_S$ 、 $\beta_F$ 、 $\beta_R$ 、 $r_C$ 、 $r_{BB'}$ 、 $r_E$ 、 $V_{AF}$ 。

与 EM 模型相比较, GP 直流模型增加了以下几个物理效应。

(1) 小电流时  $\beta$  值下降: 在小电流时,  $I_B$  中应考虑载流子在表面的复合, 载流子在发射极-基极耗尽层中的复合以及发射极-基极表面沟道的形成。由于载流子在耗尽层中的复合是主要的, 其它两项则可以忽略。这相当于在 EM 直流模型中的 B'C' 间和 B'E' 间分别增加了一个非理想二极管, 这两个非理想二极管的电流为<sup>[21]</sup>:

$$\begin{aligned} I_{LE} &= I_{SE} (e^{qV_{B'E}/n_{BL}kT} - 1) \\ I_{LC} &= I_{SC} (e^{qV_{B'C}/n_{CL}kT} - 1) \end{aligned} \quad (2.2.3)$$

其中,  $I_{SE} = C_2 I_S$ ,  $I_{SC} = C_4 I_S$ 。  $C_2$ ,  $C_4$  分别称为正向和反向小电流非理想基极电流系数。  $n_{CL}$ ,  $n_{BL}$  分别称为非理想小电流基极-发射极系数和基极-集电极发射系数。于是增加了 4 个参数  $C_2$ ,  $n_{BL}$ ,  $C_4$ ,  $n_{CL}$ 。

(2) 大注入效应: 当电流  $I_C$  增大时,  $I_C$  与  $V_{B'E}$  曲线出现明显的斜率变化, 即在大注入时,  $\beta_F$  随电流的增加而下降。出现这种正向  $\beta_F$  大电流下降的电流点称为  $I_{KF}$ 。在反向  $\beta_R$  大电流下降的电流点称为  $I_{KR}$ 。

(3) 基区宽度调制效应: 在 GP 模型中除了正向欧拉电压  $V_{AF}$  参数外, 还引入了反向欧拉电压  $V_{AR}$  这一参数。

(4) 发射系数的影响: 在传输电流公式中增加了  $n_F$  和  $n_R$  两个参数, 分别称为正向电流发射系数和反向电流发射系数。考虑了上述(2), (3), (4)效应后, GP 模型中的  $I_{CC}$  和  $I_{BC}$  将分别为<sup>[21]</sup>:

$$\begin{aligned} I_{CC} &= \frac{I_S}{q_B} (e^{qV_{B'E}/n_F kT} - 1) \\ I_{BC} &= \frac{I_S}{q_B} (e^{qV_{B'C}/n_R kT} - 1) \end{aligned} \quad (2.2.4)$$

式中  $q_B$  为归一化基区多子电荷, 它是反映大注入效应和基区宽度调制效应而引入的参数。它由  $q_1$  和  $q_2$  两项组成, 即

$$\begin{aligned} q_B &= \frac{q_1}{2} (1 + \sqrt{1 + 4q_2}) \\ q_1 &= \frac{1}{1 - V_{BC}/V_{AF} - V_{B'E}/V_{AR}} \\ q_2 &= \frac{I_S}{I_{KF}} [\exp(\frac{qV_{B'E}}{n_F kT}) - 1] + \frac{I_S}{I_{KR}} [\exp(\frac{qV_{B'C}}{n_R kT}) - 1] \end{aligned} \quad (2.2.5)$$

在  $q_1$  项中的  $V_{AF}$  和  $V_{AR}$  反映基区调制效应对晶体管输出电导的影响, 在  $q_2$  项中的  $I_{KF}$  和  $I_{KR}$  则反映了大电流下  $\beta$  值的变化。

(5) 基极电阻随电流而变化: GP 模型中的基极电阻  $r_{BB'}$  将随  $I_B$  而变化, 其表达式为<sup>[21]</sup>:

$$r_{BB'} = r_{BM} + 3(r_B - r_{BM}) \left( \frac{\tan Z - Z}{Z \tan^2 Z} \right) \quad (2.2.6)$$

式中

$$Z = \frac{-1 + [1 + 144 \frac{I_B}{\pi^2 I_{rB}}]^{1/2}}{\frac{24}{\pi^2} (\frac{I_B}{I_{rB}})^{1/2}} \quad (2.2.7)$$

这里引入了三个模型参数： $r_B$  为零偏压时的基极电阻； $r_{BM}$  为大电流时的最小基极电阻； $I_{rB}$  为基极电阻向最小值下降并处于一半时的电流。如果不设定  $I_{rB}$ ，则  $r_{BB'}$  为：

$$r_{BB'} = r_{BM} + \frac{r_B - r_{BM}}{q_B} \quad (2.2.8)$$

这样 GP 模型的电流表达式为<sup>[21]</sup>：

$$I_C = \frac{I_S}{q_B} [\exp(\frac{qV_{BE}}{n_F kT}) - \exp(\frac{qV_{BC}}{n_R kT})] - \frac{I_S}{\beta_R} [\exp(\frac{qV_{BC}}{n_R kT}) - 1] - I_{SC} [\exp(\frac{qV_{BC}}{n_{C1} kT}) - 1] \quad (2.2.9)$$

式中第一项是集电极电流中两个结电流相互作用的部分，即传输部分；第二项是集电极注入电流所产生的复合电流；第三项是小电流下 BC 结耗尽层中的复合电流。

$$I_B = \frac{I_S}{\beta_F} [\exp(\frac{qV_{BE}}{n_F kT}) - 1] + \frac{I_S}{\beta_R} [\exp(\frac{qV_{BC}}{n_R kT}) - 1] + I_{SC} [\exp(\frac{qV_{BE}}{n_{B1} kT}) - 1] + I_{SC} [\exp(\frac{qV_{BC}}{n_{C1} kT}) - 1] \quad (2.2.10)$$

式中前两项是基区复合电流，后两项是小电流下的 BE 结、BC 结耗尽层中的复合电流。

## 2.3 CLBT 模型构造与参数提取

### 2.3.1 由 GP 基本模型构成的子电路 CLBT 模型

横向器件的参数设置比纵向器件要复杂，原因是发射极/集电极、基极和衬底构成两个寄生纵向晶体管。横向双极晶体管是以 MOSFET 的源、漏扩散为发射极和集电极，沟道区作为基区，并会受到门控氧化层电荷的影响。由图 2.3 可见，发射极/集电极、N 阱和衬底构成两个寄生纵向双极晶体管(VPNP)，因此造成横向管(LPNP)的参数提取更加复杂。

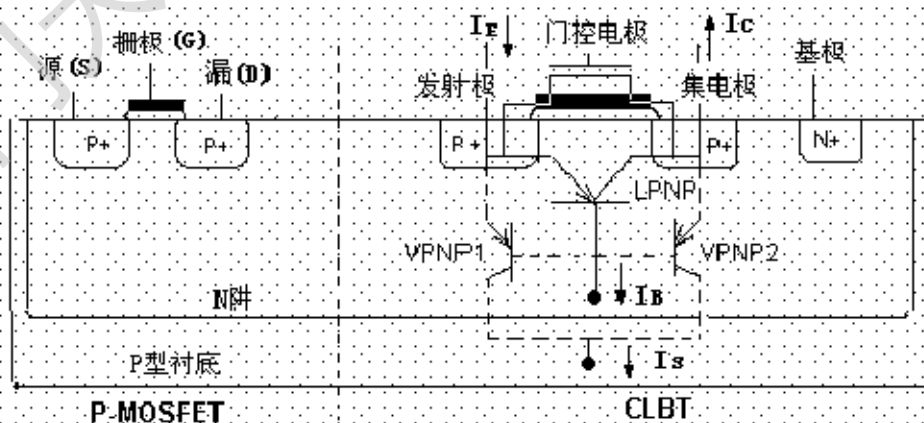


图 2.3 CMOS 横向双极晶体管 CLBT 和 PMOS 管的剖面图

计算机辅助设计中制作 CLBT 的模型有以下几种<sup>[22-25]</sup>：

- (1) 标准的 SPICE Gummel-Poon 纵向 PNP 模型；

- (2) 从一维纵向 PNP 模型公式修改而成的内部混合模型；
- (3) 由物理演算出的横向 PNP 模型；
- (4) SPICE 基本模型搭建的 CLBT 子电路模型。

前两种模型不很精确，没有考虑衬底寄生管的影响。第三种模型在正向和反向工作范围内都能提供较准确的仿真结果，但是商业仿真工具没有提供该模型。这里是利用第四种构造模型的方法，该模型能精确的反映衬底寄生管的影响，而且能与通用的 SPICE 仿真工具兼容。

对于一个典型的 P-MOSFET 结构中，门极(栅极)为负时沟道表面的的多子(电子)受到排斥，少子(空穴)受到吸引，减小了阱区和源区间的等效势垒，于是在阱-源正向偏置下有大量的空穴注入阱区表面，且门极电压的大小对表面注入电流影响很大，而阱区电流和衬底电流不会受很大的影响。但是当门极为正值(>1.0V)，则不存在源漏间的沟道，注入电流与门极电压大小无关，并随  $V_s$  表现出系数为  $KT/q$  的指数增长，其行为特性近似于双极晶体管。

图 2.4 是 CMOS 型门控横向 PNP 晶体管正向工作状态下的载流子的主要流动方向。典型的双极晶体管在 N 阱下设置一个  $N^+$  埋层，这样可使纵向寄生 PNP 管的  $\beta_F$  下降，减少了空穴电流注入衬底。然而，我们这里所讨论的 CLBT 管在 CMOS 工艺下为不增加工序复杂性而没有设置埋层，于是寄生管的影响更大。发射极电流为基极电流  $I_B$ 、集电极电流  $I_C$  和衬底电流  $I_S$  之和，因此共基极直流电流放大倍数  $\alpha = -I_C/I_B$  和  $\alpha = -I_S/I_B$  都不能接近于 1。另外该管的 n 型低掺杂基区内的复合率很低且有较高的发射系数，因此共发射极电流放大倍数  $\beta_F = I_C/I_B$  和  $\beta_F = I_S/I_B$  都比较大。

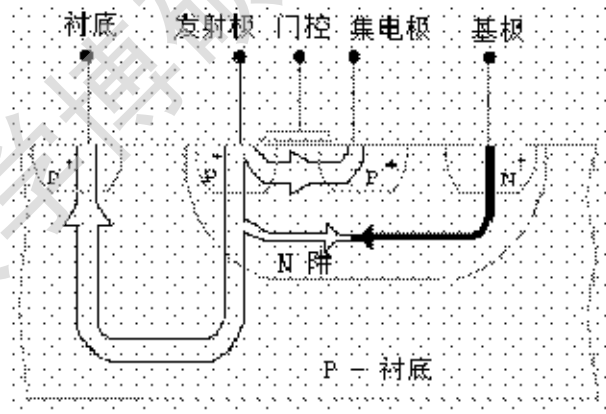


图 2.4 CMOS 横向双极型 PNP 晶体管中的载流子运动示意图

图 2.5 是利用 SPICE 基本模型搭建的 CLBT 子电路模型。其中横向晶体管 QLPNP 是由源、漏和阱区构成，纵向寄生晶体管 QVNP1 是由源、阱区和衬底构成，QVNP2 是由漏、阱区和衬底构成。当 CLBT 管工作在正向工作区时，QLPNP 和 QVNP1 处在正向工作状态，QVNP2 由于 BE 结和 BC 结反偏而处于截止状态，MOS 管 M 由于门控电极短接至发射极(源极)也一直处于截止状态。实验上对 CLBT 器件能进行测量的数据有  $I_C$ 、 $I_B$ 、 $I_E$  和  $I_S$ ，器件内部的电流无法直接测量，但我们假设内部 QLPNP 管和 QVNP1 管的基极电流分别是所测量的外部基极电流的 1/2。由于 M 管和 QVNP2 管都处在截止状态，所以  $I_C$  电流就是 QLPNP 的集电极电流，它的发射极电流为  $I_C + I_B/2$ 。 $I_S$  电流就是 QVNP1 的集电极电流，它的发射极电流为  $I_S + I_B/2$ 。



Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to [etd@xmu.edu.cn](mailto:etd@xmu.edu.cn) for delivery details.

厦门大学博硕士论文摘要库