

校编码: 10384

分类号_____密级_____

学号: 19320051301951

UDC_____

厦 门 大 学

硕 士 学 位 论 文

高介电常数 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的制备和表征

Preparation and Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics
with Giant Dielectric Constant

李 洁

指导教师姓名: 熊兆贤 教授

专业名称: 材 料 学

论文提交日期: 2008 年 5 月

论文答辩日期: 2008 年 月

学位授予日期: 2008 年 月

答辩委员会主席: _____

评 阅 人: _____

2008 年 6 月

厦门大学学位论文原创性声明

本人呈交的学位论文是本人在导师指导下,独立完成的研究成果。本人在论文写作中参考其他个人或集体已经发表的研究成果,均在文中以适当方式明确标明,并符合法律规范和《厦门大学研究生学术活动规范(试行)》。

另外,该学位论文为()课题(组)的研究成果,获得()课题(组)经费或实验室的资助,在()实验室完成。(请在以上括号内填写课题或课题组负责人或实验室名称,未有此项声明内容的,可以不作特别声明。)

声明人(签名):
年 月 日

厦门大学学位论文著作权使用声明

本人同意厦门大学根据《中华人民共和国学位条例暂行实施办法》等规定保留和使用此学位论文，并向主管部门或其指定机构送交学位论文（包括纸质版和电子版），允许学位论文进入厦门大学图书馆及其数据库被查阅、借阅。本人同意厦门大学将学位论文加入全国博士、硕士学位论文共建单位数据库进行检索，将学位论文的标题和摘要汇编出版，采用影印、缩印或者其它方式合理复制学位论文。

本学位论文属于：

1. 经厦门大学保密委员会审查核定的保密学位论文，
于 年 月 日解密，解密后适用上述授权。

2. 不保密，适用上述授权。

（请在以上相应括号内打“√”或填上相应内容。保密学位论文应是已经厦门大学保密委员会审定过的学位论文，未经厦门大学保密委员会审定的学位论文均为公开学位论文。此声明栏不填写的，默认为公开学位论文，均适用上述授权。）

声明人（签名）：

年 月 日

摘要

本论文采用传统的固相法制备 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ (CCTO) 陶瓷, 研究不同热处理工艺、不同成型工艺、不同氧化物含量和氧化物掺杂对陶瓷结构与性能的影响, 对陶瓷的介电机理、压敏机理和陶瓷的晶界效应进行初步的探讨。

本文对 CCTO 陶瓷的合成粉料分别在 850°C , 900°C , 950°C 和 1000°C 的温度下预烧 2h, 然后在 1100°C 左右烧结 3h 成瓷。结果表明, 950°C 预烧 2h 的粉体具有最佳的烧结性能。对坯体分别在 1060°C 、 1080°C 、 1100°C 和 1120°C 下烧结 2h, 结果表明 1100°C 烧结 2h 的样品具有最好的介电性能。通过改变陶瓷的烧结保温时间系统研究 CCTO 陶瓷的晶界效应, 在 1100°C 烧结 8 小时制备出的 CCTO 陶瓷在 1kHz 下的电容率达到 93524, 介电损耗仅为 0.07。与干压成型相比, 等静压成型工艺可以降低陶瓷烧结后的尺寸收缩率, 降低气孔率, 提高致密度, 具有更好的介电性能。随着 TiO_2 含量的增加, 陶瓷电容率和介电损耗逐渐降低。随着 ZnO 掺杂量的增加, CCTO 陶瓷的电容率逐渐下降, 介电损耗也逐渐降低。 ZnO 含量小于 0.3 时, 其温度稳定性较好。

本文研究 CCTO 陶瓷的压敏特性。结果表明 950°C 预烧 2h 的粉体和 1100°C 烧结 2h 的样品具有最好的压敏性能。随着烧结保温时间的延长, CCTO 陶瓷的压敏性能降低。采用冷等静压成型的样品压敏特性好于干压成型的样品。CCTO 陶瓷的非线性系数随 TiO_2 含量的增加先增加后减少, 掺杂 ZnO 的 CCTO 陶瓷由于第二相的生成, 压敏性能变得复杂。

论文最后初步探讨陶瓷的介电和压敏机理, 提出降低 CCTO 陶瓷介电损耗的一些方法, 对陶瓷复阻抗谱进行解释。

关键词: $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷; 高介电常数 (电容率); 非线性系数

Abstract

In this thesis, $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ (CCTO) ceramics were prepared by conventional solid state reaction. The effects of calcining and sintering conditions, forming techniques, grain boundary effects, content of oxide and additives on chemical structure, dielectric properties and I-V response of the samples were systematically investigated. Dielectric mechanism of the ceramics was also discussed in this thesis.

CCTO ceramics were prepared in relatively short sintering time. The result was shown that the samples had the best sintering behaviors when calcined at 950°C for 2h and sintered at 1100°C for 2h. With the increase of the grain size, the dielectric constant of the samples increased gradually. CCTO ceramics were obtained for permittivity of 93524 and dielectric loss of 0.07 at 1kHz. Better dielectric properties of CCTO ceramics were obtained by cold isostatic pressing than those by dry pressing, as high density of ceramics were achieved. It was found that both the dielectric constant and the dielectric loss of samples decreased with the increasing of TiO_2 content. As the increase of ZnO content, the permittivity and the dielectric loss decreased.

Nonlinear I-V electrical behavior and coefficient of the samples were discussed. The samples had the highest nonlinear coefficient when calcined at 950°C for 2h and sintered at 1100°C for 2h. With the increase of the grain size, the nonlinear coefficient of the samples decreased gradually. Higher nonlinear coefficient of CCTO ceramics was obtained by cold isostatic pressing than those by dry pressing. It was found that the nonlinear coefficient changed with the increasing of TiO_2 content. The nonlinear I-V behavior of the samples became complex with the increase of ZnO content.

In the end of this thesis, dielectric polarization mechanism of CCTO ceramics was discussed. Useful hints for reducing the dielectric loss and the analysis of complex impedance spectra were present.

Key words: $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ ceramics; Giant dielectric constant; Nonlinear coefficient

目 录

第一章 绪论	1
1.1 引言.....	1
1.2 电介质材料及其性质.....	2
1.2.1 电介质材料的定义.....	2
1.2.2 电介质陶瓷的一般特性.....	2
1.2.3 电介质材料的介电性能与制备工艺及组成结构的关系.....	5
1.3 压敏陶瓷材料及其性质.....	6
1.3.1 压敏陶瓷材料基本概念及性质.....	6
1.3.2 压敏陶瓷的微结构.....	8
1.4 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 材料及其性质.....	10
1.4.1 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 材料概述.....	10
1.4.2 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的理论模型.....	11
1.5 介质陶瓷的关键制备工艺.....	13
1.5.1 成型工艺.....	13
1.5.2 烧成工艺.....	16
1.5.3 电极工艺.....	17
1.6 本论文主要研究内容.....	17
参考文献.....	18
第二章 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的制备及表征方法	20
2.1 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的固相法制备方法.....	20
2.2 实验设备与器材.....	23
2.3 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的分析表征手段.....	23
2.3.1 CCTO 陶瓷粉末的热分析.....	23
2.3.2 CCTO 陶瓷样品的 X 射线衍射分析.....	23
2.3.3 CCTO 陶瓷显微结构观察.....	23
2.3.4 CCTO 陶瓷的密度测试.....	23
2.3.5 CCTO 陶瓷的介电性能测试.....	23
2.3.6 CCTO 陶瓷的压敏性能测试.....	25
参考文献.....	26
第三章 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的介电性能研究	27
3.1 热处理工艺对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷化学结构与介电性能的影响.....	27
3.1.1 预烧温度对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的结构与介电性能的影响.....	27
3.1.2 烧结温度对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的结构与介电性能的影响.....	35
3.1.3 烧结保温时间对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的结构与介电性能的影响.....	41
3.2 成型工艺对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷化学结构与介电性能的影响.....	49
3.2.1 实验步骤.....	49
3.2.2 实验结果和分析.....	50
3.3 TiO_2 含量对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷化学结构和介电性能的影响.....	53
3.3.1 实验步骤.....	53
3.3.2 实验结果和分析.....	54

3.4 ZnO 掺杂对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷化学结构和性能的影响	60
3.4.1 实验步骤.....	61
3.4.2 实验结果和分析.....	61
3.5 本章小结	73
参考文献.....	74
第四章 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的压敏性能研究	76
4.1 热处理工艺对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响	77
4.1.1 预烧温度对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响.....	77
4.1.2 烧结温度对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响.....	78
4.1.3 烧结保温时间对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响.....	80
4.2 成型工艺对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响	82
4.2.1 实验步骤.....	82
4.2.2 实验结果和分析.....	82
4.3 TiO_2 含量对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响	83
4.3.1 实验步骤.....	83
4.3.2 实验结果和分析.....	83
4.4 ZnO 掺杂对 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷压敏性能的影响	85
4.4.1 实验步骤.....	85
4.4.2 实验结果和分析.....	85
4.5 本章小结	89
参考文献.....	90
第五章 $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ 陶瓷的介电和压敏机理初探	91
5.1 前 言	91
5.2 陶瓷极化机制初探	91
5.3 陶瓷介电损耗机理初探	94
5.4 陶瓷复阻抗谱分析	96
5.5 陶瓷压敏机理初探	97
5.6 本章小结	100
参考文献.....	101
总结	103
致谢	104
发表论文及公开专利情况	105

Table of Contents

Chapter 1 Preface.....	1
1.1 Introduction.....	1
1.2 Dielectric Materials and Properties.....	2
1.2.1 Definition of Dielectric Materials	2
1.2.2 Common Properties of Dielectric Materials.....	2
1.2.3 Relationships between Properties and Technics and Structures.....	5
1.3 Ceramics with Nonlinear Electrical Behaviors.....	6
1.3.1 Introduction of Nonlinear Electrical Behaviors.....	6
1.3.2 Microstructure of Materials with Nonlinear Electrical Behaviors.....	8
1.4 CaCu₃Ti₄O₁₂ Ceramics and Properties.....	10
1.4.1 Introduction of CaCu ₃ Ti ₄ O ₁₂ Materials.....	10
1.4.2 Theoretic Models of CaCu ₃ Ti ₄ O ₁₂ Ceramics.....	11
1.5 Preparation of Dielectric Materials.....	13
1.5.1 Forming Processing.....	13
1.5.2 Sintering Processing	16
1.5.3 Electrode Processing	17
1.6 Main Purpose of This Thesis.....	17
References.....	18
Chapter 2 Preparation and Characterization Methods of CaCu₃Ti₄O₁₂ Ceramics.....	20
2.1 CaCu₃Ti₄O₁₂ Preparation by Solid-State Reaction.....	20
2.2 Experiment Apparatus.....	23
2.3 Characterization and Measurements of CaCu₃Ti₄O₁₂ Ceramics.....	23
2.3.1 Thermal Analysis	23
2.3.2 XRD Identification	23
2.3.3 Microstructure Observation.....	23
2.3.4 Sintering Characteristics.....	23
2.3.5 Measurements of Dielectric Properties.....	23
2.3.6 Measurements of I-V Properties.....	25
References.....	26
Chapter 3 Dielectric Properties of CaCu₃Ti₄O₁₂ Ceramics.....	27
3.1 Effects of Calcining and Sintering Conditions on Dielectric Properties of CaCu₃Ti₄O₁₂ Ceramics.....	27
3.1.1 Effects of Calcining Temperature on CaCu ₃ Ti ₄ O ₁₂ Ceramics	27
3.1.2 Effects of Sintering Temperature on CaCu ₃ Ti ₄ O ₁₂ Ceramics	35
3.1.3 Effects of Sintering Time on CaCu ₃ Ti ₄ O ₁₂ Ceramics.....	41
3.2 Effects of Forming Processing on Dielectric Properties of CaCu₃Ti₄O₁₂ Ceramics	49
3.2.1 Procedures of Experiment.....	49
3.2.2 Results and Discussion.....	50
3.3 Effects of TiO₂ Content on Dielectric Properties of CaCu₃Ti₄O₁₂ Ceramics	53
3.3.1 Procedures of Experiment.....	53
3.3.2 Results and Discussion.....	54

3.4 Effects of ZnO Doping on Dielectric Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	60
3.4.1 Procedures of Experiment.....	61
3.4.2 Results and Discussion.....	61
3.5 Summary.....	73
References.....	74
Chapter 4 Nonlinear I-V Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	76
4.1 Effects of Calcining and Sintering Conditions on Nonlinear I-V Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	77
4.1.1 Effects of Calcining Temperature on $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics	77
4.1.2 Effects of Sintering Temperature on $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics	78
4.1.3 Effects of Sintering Time on $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	80
4.2 Effects of Forming Processing on Nonlinear I-V Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics	82
4.2.1 Procedures of Experiment.....	82
4.2.2 Results and Discussion.....	82
4.3 Effects of TiO_2 Content on Nonlinear I-V Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics	83
4.3.1 Procedures of Experiment.....	83
4.3.2 Results and Discussion.....	83
4.4 Effects of ZnO Doping on Nonlinear I-V Properties of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	85
4.4.1 Procedures of Experiment.....	85
4.4.2 Results and Discussion.....	85
4.5 Summary.....	89
References.....	90
Chapter 5 Discussion of Dielectric Mechanisms of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	91
5.1 Introduction.....	91
5.2 Polarization Mechanism of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	91
5.3 Loss Mechanism of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	94
5.4 Complex Impedance Spectra Analysis of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics.....	96
5.5 Nonlinear I-V Mechanism of $\text{CaCu}_3\text{Ti}_4\text{O}_{12}$ Ceramics	97
5.6 Summary.....	100
References.....	101
Conclusions.....	103
Acknowledgements.....	104
Publications and Patents.....	105

第一章 绪论

1.1 前言

在电子工业技术进步中,小型化是持续不断的追求目标。现代电子装置需要介电损耗小,相对介电常数高,温度特性优的小型化、大容量电容器。具有高介电常数的氧化物介电材料,可对电容器元器件的尺寸减小起到关键的作用。目前在这方面的研究主要集中在三个方向:1、薄型化高介电常数电容器;2、多层结构电容器;3、内边界层结构高介电常数电容器。虽然目前相对介电常数高于10000的薄型化电容器已经研制成功,但由于其存在针孔缺陷及机械强度等不足,电容器不可能太薄,小型化受到了一定的限制。多层结构和内边界层高介电常数陶瓷材料已被证明可以解决电容器的薄型化大容量问题^[1]。

高介电常数(电容率)材料目前主要是指具有钙钛矿相结构的钛酸钡系和钛酸铅系材料,其介电常数通常高于1000。钛酸钡系和钛酸铅系介电材料的高介电常数主要来源于铁电材料晶体结构和非线性的介电现象^[2]。1943年~1945年,日本、美国、苏联几乎同时发现了钛酸钡^[3]。纯BaTiO₃陶瓷的介电常数在常温时为1600,居里温度(120℃附近)时为10000。但其介电损耗、介电常数的温度系数随电压的变化较大,作为电容器材料时会显示出不良的性质。在随后的几个年代,国内外专家学者对钛酸钡系和钛酸铅系高介电材料进行了深入的研究,取得了可喜的进展,并使得该材料广泛应用于制造电容器、探测器、存储器等各种电子器件,推动了电子工业的快速发展^[3]。然而,由于铁电晶体在居里温度处将发生铁电—顺电相变,使材料的介电常数强烈地受到温度的影响,导致器件的不稳定性。这种不足是由于材料的本征特性所决定,是无法通过材料改性,优化工艺所能解决的。因此,开发出新型、宽温度稳定型的高介电材料成为当代材料研究人员亟待解决的课题。

Ca₂Cu₃Ti₄O₁₂ (以下简称 CCTO) 陶瓷是近几年受到关注的高介电材料之一^[4,5]。该材料不仅具有极高的介电常数,而且在相当宽的温度范围内介电常数可保持不变,同时还显示出非线性的电压电流特性。这使得 CCTO 有望在高密度信息存储、薄膜器件、高介电容器上获得广泛的应用。

1.2 电介质材料及其性质

1.2.1 介电材料的定义及基本性质

电介质(dielectrics)是在电场作用下,没有稳定传导电流通过的物质的统称^[6]。其特征是以正、负电荷重心不重合的电极化方式传递、存储或记录电的作用,但其中起主要作用的是束缚电荷。电介质的分布极广,可以是气态、液态或固态,也可以是晶态、非晶态。通常的绝缘体都是典型的电介质,如空气、玻璃、云母等。但是也并非所有的电介质都是绝缘体,如水晶、钛酸钡等氧化物晶体或陶瓷类固态电介质。在电介质的三种形态中,固态电介质分布很广,而且往往具有许多可以利用的性质,例如电致伸缩、压电性、热释电性、铁电性等,从而引起了广泛的研究。

1.2.2 电介质陶瓷的一般特性

电介质陶瓷在静电场中使用,其一般特性有电绝缘性,极化(polarization)和介质损耗(dielectric loss)等^[3,7]。

1.2.2.1 电绝缘与极化

电介质陶瓷中的分子正负电荷彼此强烈地束缚,在弱电场的作用下,虽然正电荷沿电场方向移动,负电荷逆电场方向移动,但它们并不能挣脱彼此的束缚形成电流,因而具有较高的体积电阻率,具有绝缘性。由于电荷的移动,造成正负电荷的中心不重合,在电介质陶瓷的内部形成偶极矩,产生了极化。与外电场垂直的电介质表面上出现了感应电荷 Q ,见图 1.1 所示^[3]。

这种感应电荷不能自由迁移,称之为束缚电荷。束缚电荷的面密度即为极化强度 P (intensity of polarization)。极化强度不仅与外电场强度有关,更与电介质陶瓷本身特性有关。对于平板型真空电容器,当极板间无电介质存在,电场强度为 E 时,其表面的束缚电荷为 Q_0 ,电容为 C_0 。当在真空中插入电介质陶瓷时,则束缚电荷增为 Q ,电容也增为 C ,见图 1.1。这说明真空和电介质陶瓷的极化强度不同,当在真空中插入电介质陶瓷时,电容量也会发生变化。评价同一电场

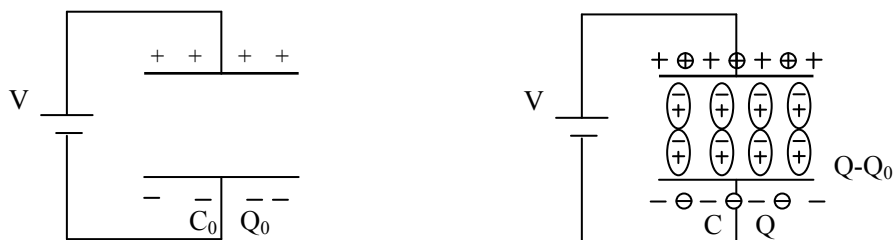


图 1.1 静电场中介质的极化示意图

下材料的极化强度，可用材料的相对介电常数 ϵ_r (relative dielectric constant)。用下式 (1.1) 计算：

$$\frac{Q}{Q_0} = \frac{C}{C_0} = \epsilon_r \quad (1.1)$$

相对介电常数越大，极化强度越大，即电介质陶瓷表面的束缚电荷面密度越大。用于制作陶瓷电容器的材料， ϵ_r 越高，电容量越高，所以在相同容量时，电容器可以做的更小。因此，高容量小型电容器要求介质材料具有很高的相对介电常数。

在电介质材料中有各种可能的极化机制^[3,8]。在所有极化机制中，一种普遍存在的极化过程是电子极化，它是在电场的作用下带负电的电子云重心相对于带正电的原子核而偏移所引起的。第二种极化机制是正负离子的相对位移称为离子或原子极化。第三种极化在陶瓷中并不常见，它与永久电偶极子的存在有关，这种永久偶极子即使在无外加电场作用时也存在。在分子或复杂离子中的配偶之间往往分布有不均匀的电荷，当施加外加电场时，它们就会按偶极研外场方向排列起来，引起取向极化。最后一种极化的原因是来自运动电荷，这种电荷的出现或者由于它们受到界面阻碍，由于它们不是由电极供给或不在电极放出，或者由于它们被陷俘于材料之中。

可以预期的一种特殊类型的性状是自发极化现象。即电偶极子在任何外电场的作用时的自发排列。如果极化是由于相邻偶极子作用一个足够大的力而引起，就能产生这种极化。这就是在铁氧体中可以观察到的现象。

提高介电常数虽然对小型、大容量电容器的设计是有利的，但也会引起某些不良的影响，如介电损耗增大，介电常数随温度和电压的变化增大。

1.2.2.2 极化与介质损耗

电介质陶瓷的另一特性是介质损耗^[3,7]。任何电介质在电场的作用下，总会或多或少地把部分的电能转变成热能使介质发热，在单位时间内因发热消耗的能量称为损耗功率或简称为介电损耗。通常介电损耗用介质损耗角的正切值 $\text{tg}\delta$ 表示，其值越大，损耗越大。 δ 称为介质损耗角，其物理含义是在交变电场下电介质的电位移 D 与电场强度 E 的相位差。但在交变电场下，静态介电常数 ($\epsilon_r = D_0/E_0$, E_0 为静电场强度; D_0 为静电场中的电位移) 是交变电场频率 ω 的函数。当电介质无损耗时，复介电常数 ϵ 为实数，当存在介质损耗时，复介电常数变为复数^[7]:

$$\epsilon = \epsilon' - j \epsilon''$$

其中:

$$\epsilon' = \epsilon \cos\delta$$

$$\epsilon'' = \epsilon \sin\delta$$

则

$$\text{tg}\delta = \frac{\epsilon''}{\epsilon'} \quad (1.2)$$

在复介电常数中，实部反映电介质存储电荷的能力，虚部表示电介质电导引起的电场能量的损耗，其物理意义是单位体积介质中，当单位场强变化一周期时所消耗的能量，常以热的形式耗散。所以， $\text{tg}\delta$ 越小，表明介质材料中单位时间内损失的能量亦小，反之亦然。介质损耗 $\text{tg}\delta$ 是评价介电材料性能的一个重要参数，介电损耗随着材料、结构、使用环境、频率、电压而变化，一般的倾向为：材料的介电常数越高，其介质损耗 $\text{tg}\delta$ 越大。

1.2.2.3 介质材料的抗电强度

介质材料在电场中使用过程常因承受的电压超过一定的数值而失去绝缘能力，出现击穿现象^[3,9]。陶瓷电容器的击穿是一个不可逆的复杂过程。它不是由电场对原子或分子的直接作用所致，而是在交直流电场下借助于介质中的电子或离子形成的导电点和导电通道，使电子陶瓷材料突然或逐渐地丧失绝缘能力而导致击穿。介质材料击穿有电击穿、热击穿、化学击穿，这些形式往往同时出现，但以一种为主。材料击穿的方式和击穿电压取决于材料的组成与结构，而击穿电压还与测试条件（试样与电极的形状、电场性质、外界媒质的性质、温度与压力等）有关。击穿时的电场强度称为介电强度或击穿场强。

$$E_b = U_b / d \quad (1.3)$$

式中： d ——击穿部位电介质的厚度，mm

电容器单位厚度能承受的最大电压称为耐压 E_b ，当电压超过这一值时，电容器就会被击穿。

1.2.3 电介质材料的介电性能与制备工艺及组成结构的关系

1.2.3.1 介电常数与制备工艺及结构的关系

介电常数 ϵ 是综合反映电介质极化行为的物理量之一。它的数值及随温度、频率的变化都和材料的结构与极化形式有密切的关系^[3,10]。

陶瓷材料的介电常数随条件（温度、频率）不同而发生变化。介电常数与温度的关系有二类：（1）呈非线性关系：铁电陶瓷与松弛极化强烈的材料（玻璃态物质、结构松散的离子晶体、有弱联系质点的材料）具有这种特性。在一定的温度下 ϵ 出现最大值；超过此温度后，单位体积内极化质点减少，极化减弱，介电常数减小。铁电陶瓷的 ϵ 值随温度的变化和组成、工艺间的关系复杂，这里不做讨论。（2）呈线性关系：多数位移极化明显的陶瓷材料有此特性。可用温度系数 α_ϵ 来表示 $\epsilon \sim T$ 的关系：

$$\alpha_\epsilon = \frac{1}{\epsilon} \times \frac{d\epsilon}{dT}$$

对于瓷介电容器来说，介质的 ϵ 和 α_ϵ 直接影响电容器的容量及其温度系数。将 ϵ 和 α_ϵ 值控制在要求范围内的主要手段是确定适当的瓷料组成。利用 α_ϵ 为正、负值的二种或多种化合物，按照李赫切纳克尔提出的公式^[10]，可配成所需 α_ϵ 值的陶瓷材料。

$$\begin{aligned} \ln \epsilon &= x_1 \ln \epsilon_1 + x_2 \ln \epsilon_2 + \dots \dots \dots x_n \ln \epsilon_n \\ \alpha_\epsilon &= x_1 \alpha_{\epsilon 1} + x_2 \alpha_{\epsilon 2} + \dots \dots \dots x_n \alpha_{\epsilon n} \end{aligned} \quad (1.4)$$

式中： ϵ_1 、 ϵ_2 、 ϵ_n ——不同化合物的介电常数；

$\alpha_{\epsilon 1}$ 、 $\alpha_{\epsilon 2}$ 、 $\alpha_{\epsilon n}$ ——不同化合物的介电常数温度系数；

x_1 、 x_2 、 x_n ——不同化合物的浓度（ $x_1 + x_2 + \dots \dots \dots + x_n = 1$ ）

陶瓷材料的介电常数也会受到晶粒尺寸大小的影响。一般来说，晶粒适当细小 ϵ 值大。钛酸盐陶瓷晶粒尺寸为 $10\mu\text{m}$ 时， ϵ 约为 1200； $2\mu\text{m}$ 时， ϵ 约为 3000，晶粒尺寸降至 $1\mu\text{m}$ 时， ϵ 增至 4000。若尺寸再降低，则 ϵ 又会降低。这是由于粗

晶的界面极化能力较小,故 ϵ 较小;而晶粒过细则非铁电性的晶界物质影响加剧,又使介电常数降低^[10]。

1.2.3.2 介质损耗与制备工艺及结构的关系

陶瓷材料产生损耗的原因包括:在交、直流电压下的电导损耗、极化造成的损耗,气孔中气体引起的电离损耗、结构不均匀或松散引起的损耗等^[3, 10]。而影响陶瓷材料的介质损耗的因素主要有^[10]:

(1) 主晶相的结构、堆积紧密的程度。结构紧密的晶体,质点堆积紧凑,键强较大,在外电场作用下难以发生松弛极化,仅有的位移极化也不会有极化损耗,只有电导引起少量损耗。结构松散的晶体(如莫来石、堇青石)内部空隙大,杂质和缺陷较多,弱联系的离子运动,从而引起电导与松弛极化损耗。石英晶粒有压电效应,在交流电场的作用下,晶粒因连续收缩与伸长引起内部发热,增加介质损耗。

(2) 晶粒大小也会影响介质损耗。一般来说,晶粒粗大则缺陷可能增多,会增大损耗。所以从降低损耗的角度,也应防止晶粒的再结晶。抑制晶粒长大有利于降低介质损耗,一般可以通过添加一些外加剂^[11]:如含钛陶瓷中 TiO_2 的再结晶能力很强。当烧成温度过高或保温时间过长,都会使 TiO_2 二次再结晶,破坏了晶粒的均匀程度,降低机电性能,包括介质损耗增大。若加入 H_2WO_4 、 La_2O_3 、 ZrO_2 等能阻止金红石大晶粒的生成,降低介质损耗。当添加助熔剂以形成玻璃相时,添加剂的种类和数量对陶瓷的介电损耗有颇大的影响。

(3) 另外,气孔中的气体在外电场强度够高时会发生电离,吸收能量造成损耗。在高压线路上这个现象特别明显。

1.3 压敏陶瓷及其特性

压敏陶瓷是指电阻值随着外加电压变化有一显著的非线性变化的半导体陶瓷,用这种材料制成的电阻称为压敏电阻器^[12, 13]。由于压敏陶瓷的电阻随外加电压变化呈非线性变化,因此压敏电阻器的电流随外加电压的变化也呈非线性。

1.3.1 压敏陶瓷及其元器件的主要物理参数

压敏陶瓷及其元器件的主要物理参数有非线性系数 α , 压敏电压,介电损耗,漏电流,耐浪涌能力,蜕变和通流量^[12, 13]:

(1) 非线性系数 α

压敏电阻器的伏安特性为非欧姆特性。电流-电压的关系如下式所表示:

$$I = k V^{\alpha} \quad (1.5)$$

其中, I 为电流, V 为电压, k 为比例系数, α 为非线性系数。

(2) 压敏电压 V_{1mA}

压敏电压是元件电阻对电压敏感时的电压值, 也就是 I - V 曲线陡升时的电压。不同的压敏电阻器 α 达到最大时的电压不同, 一般来讲, 在一定几何形状下, $1mA$ 流所对应的电压可作为 I 随 V 陡峭上升的电压大小的标志, 把此电压(V_{1mA})称压敏电压。通常在 $1mA$ 附近取两点, 使 $I_2=10I_1$, 对应的电压为 V_2 、 V_1 , 这两连线的斜率即当作 α 。

(3) 介电损耗

任何电介质在电场作用下, 部分电能将转变成热能, 使介质发热。在单位时间内因发热而消耗的能量称为电介质的损耗功率或简称介电损耗。介电损耗不光消耗了电能, 而且可能由于材料的升温而影响元件的正常工作, 甚至使元件破坏。陶瓷材料的损耗形式主要有: 电导损耗、极化损耗及结构损耗。电导损耗由介质的漏导电流引起; 极化损耗由介质极化的建立所造成的电流引起; 结构损耗是和介质内部结构的紧密程度密切相关的一种损耗形式。在高温、低频, 主要为电导损耗, 在常温、高频下, 主要为极化损耗。

(4) 漏电流 I_L

应用压敏电阻器的线路、设备、仪器正常工作时, 所流过压敏电阻器的电流称为漏电流。它是描述预击穿区电流-电压特性的参数。漏电流的大小与电压、温度都有关系, 电压、温度升高都会使漏电流加大。要使压敏电阻器可靠地工作, 漏电流应尽可能的小, 漏电流的大小主要与材料的组成和制造工艺有关, 还与工作电压有关。

(5) 耐浪涌能力

耐浪涌能力是表征压敏电阻可以吸收瞬时电压和电流以保护其它电路元件的能力, 指按规定的時間间隔和次数, 施加规定的电流波形冲击后, 压敏电阻的变化率小于某一规定值时所通过的最大电流。压敏电阻器的耐浪涌能力与材料的化学成分、制造工艺及其几何尺寸等因素有关。

(6) 蜕变和通流量

Degree papers are in the "[Xiamen University Electronic Theses and Dissertations Database](#)". Full texts are available in the following ways:

1. If your library is a CALIS member libraries, please log on <http://etd.calis.edu.cn/> and submit requests online, or consult the interlibrary loan department in your library.
2. For users of non-CALIS member libraries, please mail to etd@xmu.edu.cn for delivery details.

厦门大学博硕士论文摘要库