

电化学阻抗谱法研究温度对三维多孔 Cu_6Sn_5 合金电极嵌锂过程的影响

樊小勇^{1,2}, 王晶晶¹, 李 严¹, 曹桂铭¹, 史晓媛¹,
黄 令², 孙世刚², 李东林¹

(1. 长安大学材料科学与工程学院, 西安 710061;
2. 厦门大学化学化工学院化学系, 固体表面物理化学国家重点实验室, 厦门 361005)

摘要 采用氢气为动力学模板电沉积获得多孔铜, 通过热处理增强其结构稳定性, 并以该多孔铜为基底电沉积获得三维多孔 Cu_6Sn_5 合金电极. 采用循环伏安法研究了三维多孔 Cu_6Sn_5 合金电极的嵌/脱锂电位. 采用电化学阻抗谱研究了三维多孔 Cu_6Sn_5 合金电极在不同温度下的首次嵌锂过程. 结果显示, 在主要的嵌锂区间内, 三维多孔 Cu_6Sn_5 合金电极的 Nyquist 图由锂离子穿过电极表面 SEI 膜阻抗的高频圆弧、电荷传递阻抗的中频圆弧和相变阻抗的低频圆弧 3 部分组成. 因此, 选择合适的等效电路对抗谱进行了模拟, 并分析了其随温度的变化规律.

关键词 锂离子电池; 负极; 三维多孔 Cu_6Sn_5 合金电极; 电化学阻抗谱

中图分类号 O646.54 文献标识码 A 文章编号 0251-0790(2011)04-0934-05

锡基合金材料用作锂离子电池负极具有高质量比容量和体积比容量, 显示出良好的应用前景. 锡基合金材料作为锂离子电池负极材料最大的缺点是在嵌锂过程中体积膨胀大, 造成合金材料的粉化, 与基底间的电子接触电阻增大, 容量衰减速率增大, 最终导致活性材料失效^[1-3]. 大量研究发现, 将锡基合金做成纳米粒子、薄膜材料或多孔结构等可改善锡基合金电极的电化学性能^[4-7]. 近期研究发现, 采用具有三维多孔结构的集流体不仅可缓解锡基合金电极在充放电过程中的体积变化, 而且还可避免纳米合金粒子在充放电过程中的团聚, 从而改善其高倍率充放电容量和循环性能^[8-11]. 我们根据文献[12, 13]报道的方法, 采用氢气为动力学模板电沉积获得多孔铜, 并通过热处理增强其结构稳定性, 并以多孔铜为基底电沉积获得三维多孔 Cu_6Sn_5 合金^[14]. 该结构不仅可提供足够的空间容纳 Cu_6Sn_5 合金电极在嵌锂过程中的体积膨胀, 而且可减小活性材料与基底间的应力, 防止活性材料的龟裂、粉化及脱落, 确保多孔铜基底与活性材料间具有良好的电接触, 最终达到提高电极循环性能的目的. 充放电结果表明, Cu_6Sn_5 合金电极具有较好的充放电性能, 其首次放电(嵌锂)容量为 $735 \text{ mA} \cdot \text{h/g}$, 首次充电(脱锂)容量为 $571 \text{ mA} \cdot \text{h/g}$, 且具有较好的容量保持率.

根据锂离子电池工作原理可知, 充放电过程中, 锂离子在电极材料中主要经历 3 个过程: 锂离子穿透电极表面电解质界面膜(SEI 膜)、锂离子在电极内部的扩散和电极材料的相变, 所以材料的充放电容量和循环稳定性等重要性能均与锂离子的脱出和嵌入过程密切相关^[15]. 因此, 研究正负极活性物质的嵌/脱锂过程一直是锂离子电池材料研究的热点课题. 电化学阻抗谱(EIS)是研究锂离子电池电极电化学性能, 特别是界面特性最有力的技术之一. 文献[16]报道, 通过选择合适的等效电路, 可对不同的界面过程进行分析, 得出电极的嵌/脱锂机制及容量衰减机理. 我们对多孔铜上 Cu_6Sn_5 合金电极

收稿日期: 2010-07-02.

基金项目: 国家自然科学基金青年科学基金(批准号: 20903016)、长安大学“中央高校基本科研业务费专项资金”项目(批准号: CHD2009JC034)、高等学校科技创新工程重大项目培育资金项目(批准号: 708084)和国家“九七三”计划项目(批准号: 2009CB220102)资助.

联系人简介: 樊小勇, 男, 博士, 副教授, 主要从事新能源材料的研究. E-mail: xyfan@chd.edu.cn

孙世刚, 男, 博士, 教授, 博士生导师, 主要从事电催化及能源材料的研究. E-mail: sgsun@xmu.edu.cn

的嵌锂过程进行研究发现^[14], 在主要的放电区间内, Cu_6Sn_5 合金电极的 Nyquist 图由锂离子穿过电极表面 SEI 膜阻抗的高频圆弧、电荷传递阻抗的中频圆弧和相变阻抗的低频曲率半径很大的圆弧 3 部分组成. 本文在前期工作基础上, 研究了不同温度条件下, Cu_6Sn_5 合金电极电化学阻抗的变化情况. 选取适当的等效电路拟合实验所得的 EIS 数据, 分析了锂离子首次嵌锂过程中 SEI 膜阻抗、电荷传递阻抗和相变阻抗随温度的变化, 为 Cu_6Sn_5 合金电极在不同温度下的工作机理分析奠定基础.

1 实验部分

采用氢气模板法制备多孔铜集流体, 并参考文献[14]的方法, 通过电沉积来制备多孔 Cu_6Sn_5 合金电极. 以锂片作为辅助电极和参比电极, 以 Cu_6Sn_5 合金为研究电极, 1 mol/L $\text{LiPF}_6\text{-EC:DMC:DEC}$ (体积比为 1:1:1) 为电解液, 在自制玻璃三电极体系中, 采用 PARSTAT2263 型电化学综合测试仪(美国 Princeton 公司)进行循环伏安和电化学阻抗谱测试. 循环伏安测试的电位扫描速度为 0.05 mV/s. 电化学阻抗实验中的频率范围为 $10^5 \sim 10^{-2}$ Hz, 施加的交流信号振幅为 5 mV, 测试温度分别为 0, 10, 25 和 40 °C. 电极电位由开路电位极化到 1.0 V 区间, 每隔 0.1 V 测试 1 个电化学阻抗谱数据; 极化电极电位在 1.0 ~ 0.6 V 区间, 每隔 0.05 V 测试 1 个电化学阻抗谱数据; 极化电极电位在 0.6 ~ 0.025 V 区间, 每隔 0.025 V 测试 1 个电化学阻抗谱数据. 在进行阻抗测试前, 电极在每个极化电位处平衡 1.5 h 以达到稳态.

2 结果与讨论

2.1 循环伏安(CV)表征

常温下, 三维多孔 Cu_6Sn_5 合金电极的 CV 曲线如图 1 所示. 在首次循环过程中, 在 1.5 V 附近有一个不可还原峰, 对应电极表面少量氧化物的还原, 此峰在随后的循环中几乎完全消失. 在首次循环中, 在 0.66, 0.39 和 0.13 V 附近存在电流峰, 其中 0.66 和 0.39 V 处的电流峰可能是少量单质锡的嵌锂峰, 0.13 V 和接近 0 V 处的电流峰为 Cu_6Sn_5 合金的特征嵌锂峰. 0.66 和 0.39 V 附近的电流峰随着循环周数增加而逐渐消失, 0.13 V 处的电流峰逐渐正移, 循环 3 周后正移至 0.25 V, 这与充放电曲线中电位平台正移相对应^[14]. 首次脱锂过程中, Cu_6Sn_5 合金电极在 0.52, 0.63 和 0.83 V 附近存在电流峰, 其中 0.52 和 0.83 V 处的电流峰随循环次数的增加无明显变化, 但 0.63 V 处的电流峰逐渐消失.

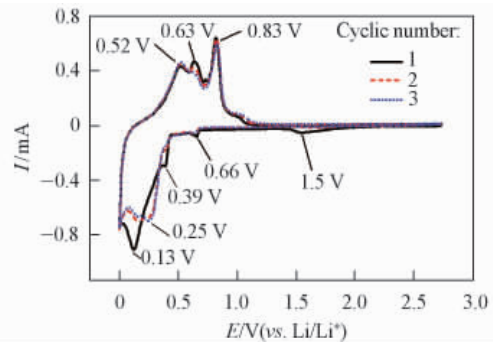


Fig. 1 Cyclic voltammetry of Cu_6Sn_5 alloy electrode on porous Cu

2.2 不同温度下 Cu_6Sn_5 合金电极电化学阻抗谱的基本特征

图 2 为 0, 10, 25 和 40 °C 时三维多孔 Cu_6Sn_5 合金电极的 Nyquist 图. 在 0 °C 时, 当 Cu_6Sn_5 合金电极的电极电位降低至 0.375 V 时 [图 2(A)], Nyquist 图由高频圆弧、中频圆弧和低频曲率半径很大的圆弧 3 部分组成. 高频圆弧代表锂离子穿过电极表面 SEI 膜的阻抗^[14, 17-19]; 中频圆弧代表电荷传递阻抗; 低频圆弧代表相变阻抗^[15, 20, 21]. 当电极电位进一步降低至 0.25 V 时 [图 2(B)], 低频圆弧完全转变为一条斜线, 表明由 Cu_6Sn_5 相转变为 Li_2CuSn 相的相变过程结束. 当电极电位进一步降低直至嵌锂完毕 (0.025 V), Nyquist 图中低频斜线产生微小的弯曲, 表明该过程出现了不明显的相变. 由图 2(C) 和 (D) 可观察到, 在 10 °C 时, 当电极电位降低至 0.4 V 时, Nyquist 图开始出现高频圆弧、中频圆弧和低频圆弧 3 段圆弧, 与 0 °C 相比, 电位略有提高, 这是由于温度升高, 电化学极化减小, 电荷传递和相变出现的电位变小; 并且高频、中频和低频圆弧的曲率半径均比 0 °C 时小, 这也表明温度增大, 界面阻抗减小. 随着电极电位进一步降低, 低频圆弧同样逐渐转变为斜线, 当降低至 0.275 V 时完全转变为一条斜线. 当电极电位进一步降低至 0.1 V 后, 低频斜线再次转变为一段圆弧, 并且该圆弧比 0 °C

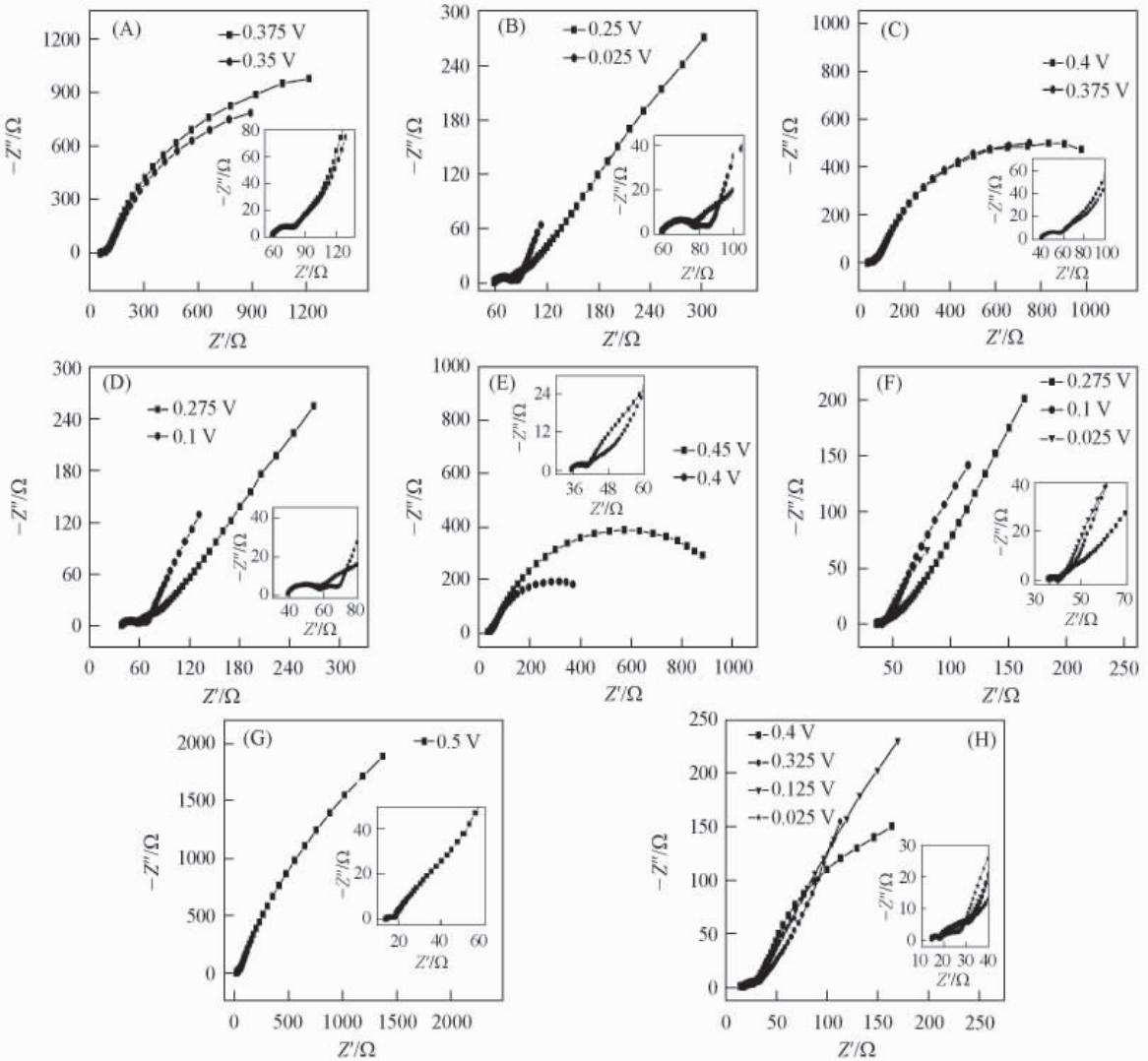


Fig. 2 Nyquist plots of 3-dimensional porous Cu_6Sn_5 electrode at 0 °C [(A), (B)], 10 °C [(C), (D)], 25 °C [(E), (F)] and 40 °C [(G), (H)]

时更加明显,说明相变更加容易,更利于锂离子的嵌入. 由图 2 (E) 和(F) 可观察到,在 25 °C 下,当电极电位降低至 0.45 V 时,Nyquist 图转变为 3 段圆弧,比在 10 °C 下的电极电位提高了 0.05 V. 当电极电位降低至 0.325 V 时,低频圆弧同样转变为一条斜线;当电极电位进一步降低至 0.1 V 后,该斜线再次转变为一段圆弧,直到嵌锂完毕,指示新相的产生. 在 40 °C [图 2 (G) 和(H)] 下,当电极电位降低到 0.5 V 时,Nyquist 图转变为 3 段圆弧,比在 25 °C 下的电极电位提高了 0.05 V;当电极电位降低至 0.325 V 时,低频圆弧转变为斜线;当电极电位降低至 0.125 V 时该斜线再次转变为一段圆弧,直至嵌锂完毕. 比较 0, 10, 25 和 40 °C 时各电极阻抗分离为 3 段圆弧,可知,随着温度的升高,电位增大,这是由于温度升高,界面阻抗减小,出现电荷传递和相变阻抗的电位提前(即电极电位移).

2.3 模拟电路的选取

根据文献 [21] 报道并结合实验结果,我们提出了如图 3 所示的等效电路对实验数据进行模拟. 其中 R_s 代表欧姆电阻, R_{SEI} , R_{ct} 和 R_p 分别代表 SEI 膜电阻、电荷传递电阻和晶体相变电阻, SEI 膜电容 C_{SEI} 、双电层电容 C_{dl} 和晶体相变电容 C_p 分别用恒相角元件 (CPE) Q_{SEI} , Q_{dl} 和 Q_p 表示. CPE 的导纳响应表达式为

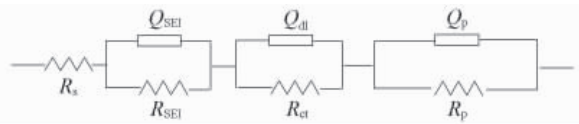


Fig. 3 Equivalent circuit of EIS of the 3-dimensional porous Cu_6Sn_5 alloy electrode

$$Y = Y_0 \omega^n \cos(n\pi/2) + jY_0 \omega^n \sin(n\pi/2)$$

式中, ω 为角频率, j 为虚数单位 $\sqrt{-1}$. 当 $n = 0$ 时, CPE 相当于一个电阻; $n = 1$ 则相当于一个电容; $n = 0.5$ 则相当于 Warburg 阻抗^[21]. 在本研究中, Y_0 被当作一个假电容.

图 4 给出了多孔 Cu_6Sn_5 合金电极在 $40\text{ }^\circ\text{C}$ 下, 首次嵌锂过程中电位在 0.4 V 时的实验数据和模拟结果. 结果表明, 模拟结果和实验数据能够很好地重合.

2.4 不同温度下首次嵌锂过程 SEI 膜阻抗和相变阻抗分析

图 5(A) 给出了多孔 Cu_6Sn_5 合金电极在 $0, 10, 25$ 和 $40\text{ }^\circ\text{C}$ 下, 电位为 $0.025 \sim 0.45\text{ V}$ 时, 首次嵌锂过程中 R_{SEI} 随电极电位的变化图. 可观察到, 不同温度条件下 Cu_6Sn_5 合金电极的 R_{SEI} 随电极电位的变化规律较为相似, 在 0.4 V 附近均出现减小和增大的变化规律. 根据文献[22]报道可知, 该变化规律是由于 SEI 膜的破裂和修补所致. 在 0 和 $10\text{ }^\circ\text{C}$ 下, 电极电位为 $0.3 \sim 0.45\text{ V}$ 时, R_{SEI} 随电极电位的降低而减小的数值略大于 25 和 $40\text{ }^\circ\text{C}$ 下 R_{SEI} 随着电极电位的降低数值. 结果表明, 在 25 和 $40\text{ }^\circ\text{C}$ 下高电位形成的 SEI 膜较稳定, 在进行嵌锂过程中遭受的破坏性较小. 在 25 和 $40\text{ }^\circ\text{C}$ 下 R_{SEI} 的数值均远小于 0 和 $10\text{ }^\circ\text{C}$ 下的 R_{SEI} 值.

图 5(B) 给出了多孔 Cu_6Sn_5 合金电极在 $0, 10, 25$ 和 $40\text{ }^\circ\text{C}$ 下, 电位在 $0.025 \sim 0.45\text{ V}$ 时首次嵌锂过程中相变电阻 R_p 随电极电位的变化图. 在 $0, 10, 25$ 和 $40\text{ }^\circ\text{C}$ 下, 当电位在 $0.25 \sim 0.45\text{ V}$ 时, R_p 随着电极电位的降低先减小后增大, 显示了相变阻抗的出现至消失的过程. 随着温度的升高, R_p 减小. 通常, Cu_6Sn_5 合金在 0.4 和 0.1 V 附近均出现放电电位平台, 但不同温度下由于电化学极化不同, 所以出现电位平台的电位区间略有差别, 相变阻抗极小值出现电位略有不同. 随着温度的升高, 极化减小, 放电电位平台升高, 所以相变电阻出现极小值的电位升高. 由图 5(B) 可见, 在 $0, 10, 25$ 和 $40\text{ }^\circ\text{C}$ 时, 0.4 V 附近相变阻抗极小值出现的电位分别在 $0.3, 0.35, 0.375$ 和 0.4 V . $0\text{ }^\circ\text{C}$ 时 0.1 V 附近的相变阻抗未出现, 这可能由于该温度下极化大导致锂离子在该电位区间嵌入困难所致. 在 10 和 $25\text{ }^\circ\text{C}$ 下, R_p 随电极电位的降低逐渐减小. 但在 $40\text{ }^\circ\text{C}$ 时, 当电极电位为 $0.1 \sim 0.025\text{ V}$ 时, R_p 随电极电位的降低先减小, 到达 0.05 V 后略有增大, 这是由于锂离子大量嵌入产生静电排斥所致.

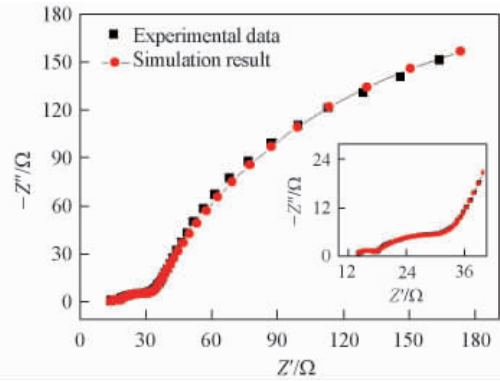


Fig. 4 EIS experimental data and simulation result of the 3-dimensional porous Cu_6Sn_5 alloy electrode at $40\text{ }^\circ\text{C}$ and 0.4 V of the polarized potential

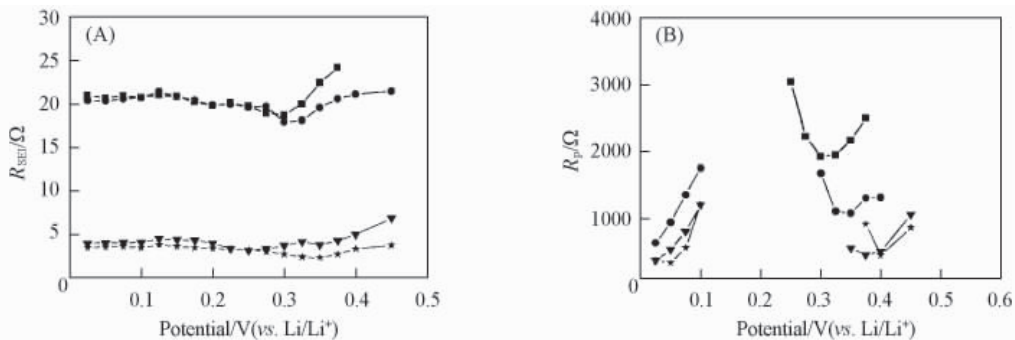


Fig. 5 R_{SEI} and R_p versus electrode potential of the 3-dimensional porous Cu_6Sn_5 alloy electrode at different temperatures

—■— $0\text{ }^\circ\text{C}$; —●— $10\text{ }^\circ\text{C}$; —▼— $25\text{ }^\circ\text{C}$; —★— $40\text{ }^\circ\text{C}$.

3 结 论

采用电化学阻抗谱法测试并分析了不同温度下多孔 Cu_6Sn_5 合金电极的电极/界面特性. 结果显示, 在 $0 \sim 40\text{ }^\circ\text{C}$ 范围内, 随着温度的升高, Cu_6Sn_5 合金电极表面形成的 SEI 膜变得更加稳定, 且溶解、修复的电极电位升高; 随着温度的升高, 界面阻抗减小, 电荷传递和相变阻抗的电位升高.

参 考 文 献

- [1] Idota Y., Kubota T., Matasufuji A., Maekawa Y., Miyasaka T.. *Science*[J], 1997, **276**: 1395—1397
- [2] Winter M., Besenhard J. O.. *Electrochim. Acta*[J], 1999, **45**: 31—51
- [3] Besenhard J. O., Yang J., Winter M.. *J. Power Sources*[J], 1997, **68**: 87—90
- [4] Kepler K. D., Vaughey J. T., Thackray M. M.. *J. Power Sources*[J], 1999, **81/82**: 383—387
- [5] Thackray M. M., Vaughey J. T., Kahaian A. J., Kepler K. D., Benedek R.. *Electrochem. Commun.* [J], 1999, **1**: 111—115
- [6] Pu W. H., He X. M., Ren J. G., Wan C. R., Jiang C. Y.. *Electrochim. Acta*[J], 2005, **50**: 4140—4145
- [7] Yang L. C., Gao Q. S., Li L., Tang Y., Wu Y. P.. *Electrochem. Commun.* [J], 2010, **12**(3): 418—421
- [8] Huang W., Fu L., Yang Y. C., Hu S., Li C., Li Z. L.. *Electrochem. Solid-state Lett.* [J], 2010, **13**(5): K46—K48
- [9] Park M. H., Kim K., Kim J., Cho J.. *Adv. Mater.* [J], 2010, **22**(3): 415—418
- [10] Zhu X. J., Guo Z. P., Zhang P., Du G. D., Zeng R., Chen Z. X., Li S., Liu H. K.. *J. Mater. Chem.* [J], 2009, **19**(44): 8360—8365
- [11] Nishikawa K., Dokko K., Kinoshita K., Woo S. W., Kanamura K.. *Power Sources*[J], 2009, **189**(1): 726—729
- [12] Li Y., Song Y. Y., Yang C., Xia X. H.. *Electrochem. Commun.* [J], 2007, **9**: 981—988
- [13] Li Y., Jia W. Z., Song Y. Y., Xia X. H.. *Chem. Mater.* [J], 2007, **19**(23): 5758—5764
- [14] FAN Xiao-Yong(樊小勇), ZHUANG Quan-Chao(庄全超), WEI Guo-Zhen(魏国祯), KE Fu-Sheng(柯福生), HUANG Ling(黄令), DONG Quan-Feng(董全峰), SUN Shi-Gang(孙世刚). *Acta Phys. Chim. Sin.* (物理化学学报) [J], 2009, **25**(4): 611—616
- [15] Barsoukov E., Kim J. H., Kim D. H., Hwang K. S., Yoon C. O., Lee H. J.. *New Mat. Electrochem. Syst.* [J], 2000, **3**: 301—308
- [16] Hong J., Wang C. S., Kasavajjula U.. *J. Power Sources*[J], 2006, **162**: 1289—1296
- [17] Piao T., Park S. M., Doh C. H., Moonb S. I.. *J. Electrochem. Soc.* [J], 1999, **146**(8): 2794—2798
- [18] Umeda M., Dokko K., Fujita Y., Mohamedi M., Uchida I., Selman J. R.. *Electrochimica Acta*[J], 2001, **47**: 885—890
- [19] Dokko K., Fujita Y., Mohamedi M., Umeda M., Uchida I., Selman J. R.. *Electrochimica Acta*[J], 2001, **47**: 933—938
- [20] Levi M. D., Aurbach D.. *J. Solid State Electrochem.* [J], 2007, **11**: 1031—1042
- [21] Kim Y. O., Park S. M.. *J. Electrochem. Soc.* [J], 2001, **148**: A194—A199
- [22] Zuo P. J., Yin G. P., Hao X. F., Yang Z. L., Ma Y. L., Gao Z. G.. *Mater. Chem. Phys.* [J], 2007, **104**: 444—447

Electrochemical Impedance Spectroscopy Study on Effects of Temperature on the Lithiation Process of 3-Dimensional Porous Cu_6Sn_5 Alloy Electrode

FAN Xiao-Yong^{1,2*}, WANG Jing-Jing¹, LI Yan¹, CAO Gui-Ming¹, SHI Xiao-Yuan¹,
HUANG Ling², SUN Shi-Gang^{2*}, LI Dong-Lin¹

(1. School of Materials Science and Engineering, Chang'an University, Xi'an 710061, China;

2. State Key Lab of Physical Chemistry of Solid Surfaces, Department of Chemistry, College of Chemistry and Chemical Engineering, Xiamen University, Xiamen 361005, China)

Abstract Porous Cu was fabricated by electrodepositing using hydrogen bubbles as the dynamic template, and subsequently treated by annealing to increase the structural stability. The 3-dimensional porous Cu_6Sn_5 alloy electrode was prepared by electrodepositing using the porous Cu as the substrate. The lithiation/delithiation potentials of 3-dimensional porous Cu_6Sn_5 were investigated by cyclic voltammetry. The initial lithiation process of 3-dimensional porous Cu_6Sn_5 alloy electrode at different temperature was studied by electrochemical impedance spectroscopy. The results indicate that the Nyquist plots are composed of three regions in the main lithiation range: high frequency arc represents solid electrolyte interphase(SEI) impedance, middle frequency arc represents charge transfer impedance, and low frequency arc represents phase transformation impedance. The variation of the electrochemical impedance versus temperature was analyzed by simulating the experimental data using appropriate equivalent circuit.

Keywords Lithium-ion battery; Anode; 3-Dimensional porous Cu_6Sn_5 alloy electrode; Electrochemical impedance spectroscopy (Ed.: S, Z)